



**Diogo Rafael Bento
Barros**

Amplificador de RF Doherty Assimétrico de 2-Vias



**Diogo Rafael Bento
Barros**

Amplificador de RF Doherty Assimétrico de 2-Vias

Dissertação apresentada à Universidade de Aveiro para cumprimento dos requisitos necessários à obtenção do grau de Mestre em Engenharia Eletrónica e Telecomunicações, realizada sob a orientação científica do Dr. José Carlos Esteves Duarte Pedro, Professor Catedrático do Departamento de Eletrónica, Telecomunicações e Telemática da Universidade de Aveiro.

o júri

presidente

Prof. Doutor João Nuno Pimentel da Silva Matos

Professor Associado da Universidade de Aveiro

Prof. Doutor João José Lopes da Costa Freire

Professor Associado com Agregação do Instituto Superior Técnico da Universidade de Lisboa

Prof. Doutor José Carlos Esteves Duarte Pedro

Professor Catedrático da Universidade de Aveiro (orientador)

agradecimentos

Agradeço aos meus pais e avós por todo o apoio, esforço e motivação que sempre me ofereceram e que possibilitaram o início, percurso e, agora, conclusão de um ciclo académico.

Ao meu orientador, Prof. José Carlos Pedro, e ao Colaborador e colega Luís Cótimos Nunes pelo conhecimento e valores transmitidos e pelo apoio, disponibilidade e meios para a realização deste trabalho, sem os quais tal não teria sido possível. Agradeço também ao Paulo Gonçalves pela experiência e apoio técnico partilhados e ao Filipe Barradas pelo apoio e opiniões relacionadas com os testes experimentais em laboratório.

A todos os meus colegas e amigos que me acompanharam ao longo de todo o meu percurso académico, com quem pude viver inúmeros momentos de companheirismo e que sempre estiveram presentes com palavras de apoio e encorajamento.

À Universidade de Aveiro, ao Departamento de Eletrónica Telecomunicações e Telemática e ao Instituto de Telecomunicações por me fornecerem todas as condições de trabalho e aprendizagem que contribuíram para a minha formação académica.

Finalmente, a todos os que, direta ou indiretamente, me acompanharam e contribuíram para alcançar este objetivo, o meu grande e sentido obrigado.

palavras-chave

Amplificador de Potência, Arquiteturas de Elevado Rendimento, Classe-AB, Comunicações Móveis, Doherty, Estação-Base, LDMOS, Linearidade, Modulação Dinâmica de Carga, Radio Frequência, Rendimento, Transmissor de Elevada Potência

resumo

Os atuais esquemas de modulação e acesso ao meio, tais como o *Wide-Band Code-Division Multiple Access* (WCDMA) ou *Orthogonal Frequency-Division Multiple Access* (OFDMA), que são otimizados para a gestão eficiente do espectro eletromagnético e elevada taxa de transmissão, originam sinais de elevado *Peak-to-Average Power Ratio* (PAPR) e requisitos de linearidade rigorosos. As arquiteturas de amplificação tradicionais, i.e. baseadas no operação em modo de corrente do dispositivo ativo, são incapazes de satisfazer estes requisitos em simultâneo. Assim, o amplificador de potência (do inglês, *Power Amplifier* (PA)) incorre numa degradação significativa de rendimento energético em favor de maior linearidade, aumentando simultaneamente os custos de operação das estações base para os operadores de telecomunicações móveis e o impacte ambiental.

Este trabalho foca-se no estudo da arquitetura *Doherty*, a principal solução encontrada para melhorar o compromisso linearidade/rendimento para aplicações em estações-base de comunicações móveis. Para tal, são expostos os princípios básicos de amplificadores de rádio frequência assim como a análise teórica do tradicional PA *Doherty* (do inglês, *Doherty Power Amplifier* (DhPA)) de duas vias e suas variantes.

O estudo é complementado com o projeto e implementação de um PA excitador, em classe-AB, e de um DhPA de elevada potência, colocando-se em prática a teoria e técnicas de projeto estudadas ao longo deste trabalho, aliadas aos desafios da implementação com dispositivos reais de elevada potência.

keywords

Power Amplifier, High Efficiency Architectures, Class-AB, Mobile Communications, Doherty, Base Station, LDMOS, Linearity, Dynamic Load Modulation, Radio Frequency, Efficiency, High Power Transmitter

abstract

Current modulation and medium access schemes, such as WCDMA, OFDMA, which are optimized for efficient management of the electromagnetic spectrum and high transmission rate, produce high PAPR signals and stringent linearity requirements. The traditional amplification architectures, i.e. based on current mode operation of the active device, are unable to meet these requirements simultaneously. As such, the power amplifier (PA) incurs in a significant degradation of energy efficiency in favor of greater linearity. Therefore they simultaneously increase the mobile telecom service providers base station operating costs and the environmental impact.

This work focuses on the study of the Doherty architecture, the leading solution to improve the linearity/efficiency trade off for mobile communication base station applications. To this end, the basic principles of radio-frequency amplifiers are exposed as well as a theoretical analysis of the traditional two-way DhPA and its variants.

The study is complemented with the design and implementation of a class-AB driver PA and a high power DhPA, putting into practice the theory and design techniques studied throughout this work together with the challenges of real, high power device implementation.

Conteúdo

Conteúdo	i
Lista de Figuras	iii
Lista de Tabelas	ix
Lista de Acrónimos	xi
1 Introdução	1
A. Motivação e Enquadramento	1
B. Objetivos	2
C. Estrutura da Dissertação	2
2 Amplificadores de Potência	5
A. Introdução	5
B. Fatores de Mérito de Amplificadores de Potência	5
C. Linearidade e Distorção	5
C.1. Caraterização a 1-Tom	6
C.1.1. Modulação Não-Linear de Ganho pela Amplitude (AM-AM)	7
C.1.2. Ponto de 1dB de compressão	8
C.1.3. Modulação Não-Linear de Fase pela Amplitude (AM-PM) . .	9
C.2. Caraterização a 2-Tons	9
C.2.1. Rácio de Distorção de Intermodulação	9
C.2.2. Ponto de interseção de 3ª ordem (IP3)	10
D. Estabilidade	10
D.1. Fator de Estabilidade de Rollet	11
D.2. Círculos de Estabilidade	12
E. Rendimento	13
F. Principais Arquiteturas de Amplificação	13
F.1. Operação em Modo de Corrente	14
F.1.1. Classes de Operação	16
F.1.2. Classe F	17
F.2. Arquitetura Doherty	19
F.3. Eliminação e Restauro de Envolvente	23
F.4. Seguidor de Envolvente	23

3	A Arquitetura Doherty	25
A.	Introdução	25
B.	Doherty Assimétrico de N-Vias	25
B.1.	Modulação de Carga para OBO Arbitrário	26
B.2.	Linearidade e Rendimento	29
C.	Variantes de Implementação	32
C.1.	Modulação de Carga Invertida	32
C.2.	Divisão Assimétrica de Potência	32
D.	Amplificador Doherty de 3-Andares	33
4	Projeto e Implementação de um PA em Classe AB	35
A.	Objetivos	35
B.	Projeto em Ambiente de Simulação	36
B.1.	Caraterização do Dispositivo Ativo	36
B.2.	Malha de Adaptação da Saída	38
B.3.	Malha de Adaptação da Entrada	39
B.4.	<i>Layout</i> e Simulação Eletromagnética	42
C.	Validação Experimental	44
C.1.	Caraterização CW Pulsada	44
C.2.	Caraterização com Sinal LTE	46
D.	Análise e Discussão de Resultados	47
E.	Sumário	49
5	Projeto e Implementação de um PA Doherty	51
A.	Objetivos	51
B.	Caraterização do Dispositivo Ativo	52
C.	Projeto dos Elementos do Circuito	54
C.1.	Combinador de Potência de Saída	54
C.2.	Malha de Adaptação de Saída	57
C.3.	Malha de Adaptação de Entrada	59
C.4.	Divisor de Potência de Entrada	61
C.5.	Ajuste de Fase e Resultados Simulados	62
C.6.	Elaboração do <i>Layout</i> e da Estrutura de Suporte	64
D.	Validação Experimental	65
D.1.	Estrutura da Bancada de Testes	65
D.2.	Caraterização CW Pulsada	66
E.	Análise e Discussão de Resultados	68
F.	Sumário	70
6	Conclusões e Trabalho Futuro	71
A.	Sumário e Conclusões	71
B.	Trabalho Futuro	72
	Bibliografia	73
A	Informação Técnica do Dispositivo MRF8S18120HR3	75

Lista de Figuras

1.1	Evolução progressiva dos sistemas de comunicação móveis, mobilidade e taxa de transmissão ao longo das últimas décadas. Retirado de [1].	2
2.1	Espectros do sinal de entrada e saída num sistema excitado por um sinal multiportadora de banda estreita, alterado de [3].	6
2.2	Representação simplificada de um quadripolo e respetivas terminações de entrada e saída.	7
2.3	Ganho em função do nível de potência de entrada de um amplificador de potência, com identificação de P_{1dB} . [3]	8
2.4	Representação vetorial do mecanismo de conversão AM-PM [3].	9
2.5	Componentes espectrais de distorção na zona da banda espectral do sinal de entrada, alterado de [6].	10
2.6	Potência fundamental de saída por portadora e potência de distorção numa banda lateral, para excitação de dois tons de igual amplitude, retirado de [3].	10
2.7	Modelo de não-linearidade forte (linha contínua) e fraca (tracejado), identificando as localizações do ponto de polarização para as principais classes de operação. Alterado de [6].	14
2.8	Representação fasorial da tensão de entrada e da corrente de dreno do dispositivo ativo, considerando G_m unitário.	14
2.9	Componentes de fourier da corrente de saída do transistor, até à 5 ^a harmónica, em função do ângulo de condução; alterado de [6].	15
2.10	Curvas características $I_{DS} - V_{DS}$ DC típicas do dispositivo e representação de três retas de carga possíveis; retirado de [3]	15
2.11	Circuito ideal para análise do funcionamento de um amplificador em modo de corrente; alterado de [6].	17
2.12	Forma de onda da tensão por adição de conteúdo harmónico ímpar, de valor ótimo, até à ordem N.	18
2.13	Formas de onda da tensão e corrente ideais de um PA a operar em classe F. .	18
2.14	Estrutura de um amplificador para operação em classe F, considerando componentes ideais. Alterado de [8].	19
2.15	Estrutura genérica da arquitetura Doherty tradicional.	20
2.16	Esquema elétrico simplificado do DhPA para análise do mecanismo de modulação dinâmica de carga.	21
2.17	Impedâncias de carga apresentadas aos PAs principal e auxiliar em função da tensão fundamental de entrada normalizada, resultado da modulação dinâmica de carga no DhPA.	21

2.18	Corrente fundamental (A) dos PAs principal e auxiliar em função da amplitude de excitação RF de entrada normalizada.	22
2.19	Tensão fundamental (V) dos PAs principal e auxiliar em função da amplitude de excitação RF de entrada normalizada.	22
2.20	Potência de saída (W) do DhPA ideal e dos PAs principal e auxiliar em função da amplitude de excitação RF de entrada normalizada.	22
2.21	Rendimento de dreno (%) do DhPA ideal e dos PAs principal e auxiliar em função da amplitude de excitação RF de entrada normalizada.	22
2.22	Estrutura da arquitetura de eliminação e restauro de envolvente. Retirado de [3].	23
2.23	Estrutura da arquitetura de seguidor de envolvente. Alterado de [11].	24
2.24	Ajuste das retas de carga em função do nível de excitação na arquitetura de seguidor de envolvente. Alterado de [11].	24
3.1	Modulação de carga ideal num DhPA assimétrico na zona de elevada potência.	26
3.2	Tensão e corrente normalizadas do PA principal, num DhPA assimétrico.	26
3.3	Esquema elétrico do DhPA na zona de baixa potência.	27
3.4	Esquema elétrico do DhPA na zona de elevada potência.	27
3.5	Esquema elétrico do DhPA na zona de elevada potência, no qual se representa o PA principal e a linha de transmissão pelo seu equivalente de <i>Thèvenin</i>	27
3.6	Corrente fundamental dos PAs principal e auxiliar em função da amplitude de excitação em tensão de entrada, para três níveis de OBO distintos, representados pelo correspondente rácio N	28
3.7	Tensão fundamental dos PAs principal e auxiliar em função da amplitude de excitação em tensão de entrada, para três níveis de OBO distintos, representados pelo correspondente rácio N	28
3.8	Modulação dinâmica de carga dos PAs principal e auxiliar em função da amplitude de excitação de entrada em tensão, para três níveis de OBO distintos, representados pelo correspondente rácio N	29
3.9	Rendimento de dreno (%) do DhPA ideal em função da amplitude de tensão de entrada, para três níveis de OBO distintos.	30
3.10	Variação do rendimento instantâneo mínimo do DhPA em função do OBO.	31
3.11	Estrutura genérica do DhPA na variante de modulação de carga invertida.	32
3.12	Estrutura genérica de um DhPA de 3-Andares.	33
3.13	Representação do rendimento de várias configurações do DhPA e do PA em classe-B, em função do nível de OBO, sobreposto às PDF típicas dos <i>standards</i> LTE e <i>802.11b</i> . Retirado de [12].	34
4.1	Curva característica DC do dispositivo ativo (I_{DS} vs V_{GS} @ $V_{DS} = 28V$).	36
4.2	Curvas características DC do dispositivo ativo (I_{DS} vs V_{DS}).	36
4.3	Fator e medida de estabilidade do dispositivo ativo, em regime de sinal fraco.	37
4.4	Curvas de rendimento (%) e potência de saída (dBm) a 1dB de compressão de ganho, para a frequência de 1.84GHz.	37
4.5	Estrutura e parâmetros finais da malha de adaptação de saída projetada em simulação.	38
4.6	Sobreposição das impedâncias apresentadas ao dreno extrínseco do transístor e dos contornos de potência de saída e rendimento da simulação <i>loadpull</i>	39

4.7	Layout da malha de adaptação de saída projetada e utilizada na simulação eletromagnética.	39
4.8	Estrutura e parâmetros finais da malha de adaptação de entrada projetada em simulação.	40
4.9	Impedâncias de entrada do dispositivo na banda de frequências do projeto indicadas pelo fabricante e obtidas por simulação do modelo em regime de sinal forte. Adicionalmente, representação das impedâncias apresentadas ao dispositivo às frequências de projeto, realizadas pela IMN.	40
4.10	<i>Layout</i> da malha de adaptação de entrada projetada utilizada para a simulação eletromagnética, à exceção dos detalhes de implementação da malha de polarização.	40
4.11	Ganho de transdução simulado em função da frequência.	41
4.12	Rendimento de dreno obtido por simulação em função da frequência.	41
4.13	Estrutura da bancada de teste para a realização das medidas experimentais do PA em classe-AB implementado.	41
4.14	Estrutura da bancada de teste para a realização das medidas experimentais do PA em classe-AB implementado.	42
4.15	Fator e medida de estabilidade na banda de frequências de operação, em regime de sinal forte, do PA excitador projetado.	42
4.16	Fator e medida de estabilidade, em regime de sinal fraco e até 5GHz, do PA projetado (com estabilização na malha de polarização).	42
4.17	Layout completo do PA excitador em classe-AB projetado.	43
4.18	Fotografia do PA implementado.	43
4.19	Estrutura da bancada de teste para a realização das medidas experimentais do PA em classe-AB implementado.	44
4.20	Ganho de transdução experimental, em dB, em função da potência de saída.	45
4.21	Rendimento experimental, em percentagem, em função da potência de saída.	45
4.22	Corrente DC experimental em função da potência de saída.	45
4.23	Caraterística AM-AM experimental em função da potência de saída, com um sinal LTE às frequências centrais de 1.840GHz e 1.880GHz, com 10MHz de largura de banda e 10.6dB PAPR.	46
4.24	Caraterística AM-PM experimental em função da potência de saída, com um sinal LTE às frequências centrais de 1.840GHz e 1.880GHz, com 10MHz de largura de banda e 10.6dB PAPR.	46
4.25	Coefficiente de reflexão simulado e experimental à entrada do PA em classe-AB implementado.	48
4.26	Coefficiente de reflexão simulado e experimental à saída do PA em classe-AB implementado.	48
4.27	Corrente de dreno experimental e obtida em simulação, evidenciando o maior consumo do dispositivo face ao simulado.	48
5.1	Curvas caraterísticas do dispositivo ativo (I_{DS} vs V_{GS}).	52
5.2	Curvas caraterísticas do dispositivo ativo (I_{DS} vs V_{DS}).	52
5.3	Fator e medida de estabilidade simulados para sinal fraco até 4GHz com passo de 10MHz.	52
5.4	Estrutura interna de um transistor AFT18S230SR3.	52

5.5	Curvas de rendimento, em percentagem, obtidos por simulação (vermelho) e os indicados pelo fabricante na ficha técnica (verde). A diferença de rendimento entre curvas adjacentes simuladas é de 2%.	53
5.6	Curvas de potência de saída, em dB, obtidos por simulação (azul) e os indicados pelo fabricante na ficha técnica (preto). A diferença de potência entre curvas adjacentes simuladas é de 0.5dB.	53
5.7	Estrutura completa do DhPA a projetar.	55
5.8	Modelo de simulação utilizado para o projeto do combinador de potência de saída.	56
5.9	Representação na carta de Smith, com $Z_0 = 50 \Omega$, das impedâncias apresentadas a cada dispositivo, bem como da circunferência correspondente ao VSWR calculado.	56
5.10	Return loss, em dB, nos portos de cada PA em que, por simetria, os resultados para o Porto 2 são idênticos aos do Porto 3 e portanto omitidos.	56
5.11	Estrutura da malha de adaptação de saída projetada.	57
5.12	Contornos de potência a 3dB G_{comp} e impedâncias apresentadas ao dreno extrínseco do transistor pela malha de adaptação de saída, a 0dB OBO.	58
5.13	Contornos de Rendimento a 1dB G_{comp} e impedâncias apresentadas ao dreno extrínseco do transistor pela malha de adaptação de saída, a 8.6dB OBO.	58
5.14	Contornos de Rendimento a 1dB G_{comp} e Z_{eff} , recomendadas pelo fabricante, obtidas por ajuste de C_1 , C_2 e C_{block} .	59
5.15	Layout da malha de adaptação de saída projetada.	59
5.16	Estrutura da malha de adaptação de entrada projetada.	60
5.17	Contornos de Rendimento a 1dB G_{comp} e Z_{eff} , recomendadas pelo fabricante, obtidas por ajuste de C_1 , C_2 e C_{block} .	60
5.18	Layout completo da malha de adaptação de entrada projetada.	60
5.19	Fator e medida de estabilidade do PA projetado em regime de sinal fraco, de 50MHz a 5GHz.	60
5.20	Fator e medida de estabilidade do PA projetado, em regime de sinal forte, na banda de frequências do projeto.	60
5.21	Divisor de potência <i>Wilkinson</i> simétrico de três vias (configuração de resistências em triângulo).	61
5.22	Modelo ADS do divisor de potência para otimização dos parâmetros do modelo ideal.	61
5.23	Isolamento simulado entre os portos de saída do divisor de potência projetado.	61
5.24	Return Loss obtido em simulação para cada porto do divisor de potência.	61
5.25	Modulação de carga em ambos os PAs e curvas de rendimento e potência de saída. Representação em carta de Smith normalizada a 5Ω .	62
5.26	Modulação de carga em ambos os PAs e curvas de rendimento e potência de saída.	62
5.27	Caraterísticas AM-AM e AM-PM simuladas após otimização.	63
5.28	Rendimento de dreno simulado após otimização, em função da potência de saída e da frequência.	63
5.29	<i>Layout</i> completo para implementação do DhPA projetado.	64
5.30	Fotografia do DhPA implementado.	65
5.31	Diagrama de blocos da bancada laboratorial para o teste experimental do DhPA implementado.	65

5.32	Fotografia de todo o equipamento que constitui a bancada de testes para o DhPA.	66
5.33	Ganho de transdução experimental do DhPA implementado.	67
5.34	Rendimento de dreno experimental do DhPA implementado.	67
5.35	Coeficiente de reflexão experimental e simulado à entrada do DhPA implemen- tado.	69
5.36	Coeficiente de reflexão experimental e simulado à saída do DhPA implementado.	69
5.37	Ganho de transdução experimental do DhPA implementado.	69
A.1	Layout do circuito impresso de teste, fornecido pelo fabricante na ficha técnica do dispositivo MRF8S18120HR3.	76
A.2	Designação e valor dos componentes constituintes do circuito impresso de teste, fornecido pelo fabricante na ficha técnica do dispositivo MRF8S18120HR3. . .	76

Lista de Tabelas

2.1	Amplitudes ideais das componentes harmónicas da tensão, rendimento e incremento de potência de saída, em relação a um PA em classe B, em função do número de componentes harmónicas adicionadas.[6]	18
4.1	Fatores de mérito alvo para o projeto do excitador.	35
4.2	Caraterização do dispositivo ativo, obtida em simulação, na banda 1.76GHz-1.920GHz quanto ao máximo rendimento e potência de saída a 1dB de compressão de ganho.	37
4.3	Impedâncias ótimas para máxima potência de saída a 1dB de compressão de ganho, indicadas pelo fabricante na ficha técnica do dispositivo ativo [16]. . .	38
4.4	Parâmetros utilizados no modelo de simulação do substrato <i>Arlon 25N</i>	38
4.5	Figuras de mérito experimentais do PA implementado, obtidas por caraterização pulsada ($T = 150\mu s$, Duty-cycle = 7%), a 1dB de compressão de ganho e para três frequências dentro da banda de projeto.	44
4.6	Quadro resumo dos principais fatores de mérito simulados e experimentais do PA em classe-AB implementado, para as três frequências a que foi caraterizado experimentalmente.	48
5.1	Fatores de mérito alvo para o projeto do DhPA.	51
5.2	Impedâncias recomendadas pelo fabricante para maximização da potência de saída e rendimento a 3dB e 1dB de compressão de ganho, respetivamente. . .	53
5.3	Impedâncias simuladas para maximização da potência de saída e rendimento a 3dB e 1dB de compressão de ganho, respetivamente.	54
5.4	Parâmetros do combinador de potência de saída projetado, antes e após otimização.	56
5.5	Parâmetros da malha de saída projetada.	57
5.6	Impedâncias Z_{pow} e Z_{eff} apresentadas ao dreno extrínseco pela malha de adaptação de saída projetada.	58
5.7	Parâmetros da malha de entrada projetada.	60
5.8	Parâmetros do divisor de potência projetado.	62
5.9	Quadro resumo dos principais fatores de mérito do DhPA simulado, para três frequências na banda de operação, nos níveis de potência de saída relevantes.	63
5.10	Quadro resumo dos principais fatores de mérito do DhPA simulados e experimentais, para a frequência de 1.88 GHz, nos níveis de potência de saída relevantes.	67

Lista de Acrónimos

ADS	<i>Advanced Design System</i>
AM-AM	<i>Modulação Não-Linear de Ganho pela Amplitude</i>
AM-PM	<i>Modulação Não-Linear de Fase pela Amplitude</i>
CW	<i>Continuous Wave</i>
DhPA	<i>Doherty Power Amplifier</i>
DC	<i>Direct Current</i>
EER	<i>Envelope Elimination and Restoration</i>
ET	<i>Envelope Tracking</i>
GaN	<i>Gallium Nitride</i>
GSM	<i>Global System for Mobile Communications</i>
IMD	<i>Intermodulation Distortion</i>
IMR	<i>Intermodulation Ratio</i>
LDMOS	<i>Laterally Diffused Metal-Oxide Semiconductor</i>
LPR	<i>Load-Pull Ratio</i>
LTE	<i>Long-Term Evolution</i>
OFDM	<i>Orthogonal Frequency-Division Modulation</i>
OFDMA	<i>Orthogonal Frequency-Division Multiple Access</i>
OBO	<i>Output Back-Off</i>
OPBO	<i>Output Power Back-Off</i>
PA	<i>Power Amplifier</i>
PAE	<i>Power-Added Efficiency</i>
PAPR	<i>Peak-to-Average Power Ratio</i>
PCB	<i>Printed-Circuit Board</i>

PCW	<i>Pulsed Continuous Wave</i>
RF	Radio Frequência
VNA	<i>Vector Network Analyzer</i>
VSG	<i>Vector Signal Generator</i>
VSWR	<i>Voltage Standing Wave Ratio</i>
WCDMA	<i>Wide-Band Code-Division Multiple Access</i>

Capítulo 1

Introdução

Os sistemas de telecomunicações estão profundamente enraizados na sociedade atual, sendo imperativos tanto à melhoria da qualidade de vida do comum cidadão como ao desenvolvimento económico e tecnológico. Estes permitem a criação de serviços à distância que, por sua vez, abrem caminho à evolução da tecnologia nos vários ramos do conhecimento. Por estas razões, o estudo destes sistemas tornou-se uma prioridade ao longo dos anos, em busca de comunicações cada vez mais eficientes tanto em capacidade como em consumo energético.

A. Motivação e Enquadramento

Atualmente é possível usufruir de uma variedade de serviços móveis com elevada mobilidade e/ou taxa de transmissão, cuja relação é exemplificada na Figura 1.1. No entanto, a sua evolução levou à criação de *standards* cada vez mais exigentes ao nível de utilização e degradação do espectro eletromagnético, exigindo níveis de distorção baixos. Assim, o projeto do PA torna-se cada vez mais complexo, dado que o transmissor necessita de corresponder a todas as especificações dos *standards* de comunicações sob pena de não poder ser comercializado. Esta realidade fomentou também o desenvolvimento de técnicas de linearização, frequentemente utilizadas para alcançar os níveis de distorção exigidos.

No entanto, as atuais técnicas de modulação otimizadas para a eficiência espectral, como por exemplo o *Long-Term Evolution* (LTE), e de acesso ao meio, tais como WCDMA e OFDMA, geram sinais em que a potência média é significativamente inferior à de pico, ou seja, com elevado PAPR. Em contraste, o máximo rendimento de arquiteturas de amplificação tradicionais, tais como as que operam em modo de corrente, verifica-se, quando o sinal atinge a potência de pico máxima e degrada-se acentuadamente para níveis inferiores.

Estima-se que 80% da potência total consumida numa estação base é atribuída ao módulo de Radio Frequência (RF), e dos quais 80% correspondem ao consumo do PA [2]. Assim, a geração de comunicações móveis atual sofre de uma grave debilidade em termos de rendimento energético que aumenta dramaticamente a potência consumida nas estações base e a temperatura a que o equipamento fica sujeito. Consequentemente, devido ao maior consumo energético, os operadores incorrem em custos de operação adicionais em sistemas de dissipação térmica ativos para evitar o sobreaquecimento e danificação do dispositivo ativo. Impulsionada por estes fatores, a investigação de arquiteturas de amplificação de elevada eficiência reveste-se da maior importância, em busca das chamadas "comunicações verdes".

Ressurgem, assim, arquiteturas de amplificação que foram ganhando notoriedade tanto

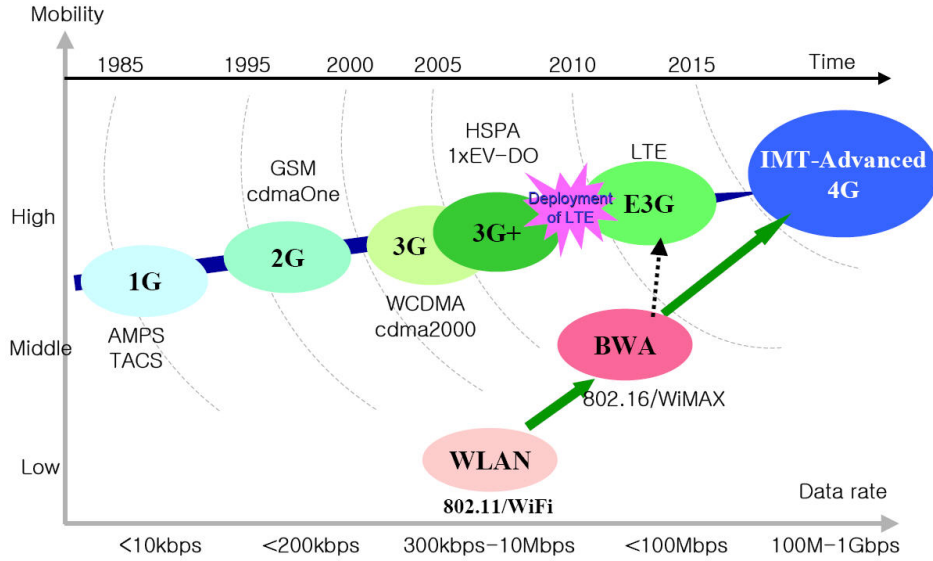


Figura 1.1: Evolução progressiva dos sistemas de comunicação móveis, mobilidade e taxa de transmissão ao longo das últimas décadas. Retirado de [1].

pelo melhor compromisso linearidade/rendimento, como pela evolução dos métodos de pré-distorção digital que tornam possível linearizar o sistema transmissor até aos níveis exigidos pelos *standards* atuais. Entre elas destaca-se a arquitetura *Doherty* pela sua disseminação generalizada para aplicações em estações base, tornando-se o mais comum substituto do tradicional PA em classe-AB.

B. Objetivos

Esta dissertação tem como objetivos principais o estudo de amplificadores em modo corrente e da arquitetura *Doherty*, complementado com o projeto e implementação de dois amplificadores de potência que obedecem a especificações técnica realistas: um DhPA assimétrico de duas vias e um PA excitador em classe-AB. Desta forma, pretende-se adquirir experiência no projeto, teste e ajuste de circuitos de RF e de elevada potência, bem como obter conhecimento acerca de arquiteturas de amplificação adequadas às necessidades da atual tecnologia na área das comunicações móveis.

C. Estrutura da Dissertação

Por forma a atingir os objetivos estipulados anteriormente, a dissertação encontra-se estruturada da seguinte forma:

O capítulo 1 introduz brevemente alguns fatores que impulsionam a evolução dos sistemas de comunicação e as os principais desafios colocados atualmente ao módulo de potência. São também apresentados os objetivos e estrutura definidos para este trabalho de dissertação.

No capítulo 2 é abordada a teoria de amplificadores de RF. Os conceitos aqui abordados são fundamentais para a compreensão: do processo de amplificação em si; dos desafios colocados ao elemento de potência dos sistemas de comunicação sob os atuais *standards*; e da necessidade de arquiteturas avançadas de elevado rendimento. Para além da arquitetura

tradicional em modo de corrente, são também enunciados os mecanismos de funcionamento de algumas arquiteturas de elevado rendimento da atualidade.

No capítulo 3 é analisada, do ponto de vista teórico, a arquitetura *Doherty* e as razões que levaram à sua "redescoberta". Será dada ênfase ao mecanismo de modulação de carga e ao estudo de rendimento e linearidade. Para além disto, são exploradas as suas principais variantes de implementação e limitações.

Nos capítulos 4 e 5, são efetuados os projetos do PA excitador em classe-AB e do DhPA, respetivamente, com base nos conceitos anteriormente apresentados. Recorre-se ao software de simulação de circuitos *Advanced Design System* (ADS) e ao simulador eletromagnético *Momentum*, ambos produtos da empresa *Keysight Technologies*. Cada projeto é seguido da respetiva validação experimental e análise crítica dos resultados obtidos.

Finalmente, no capítulo 6, são apresentadas as conclusões do trabalho realizado face aos objetivos estabelecidos e o futuro trabalho possível.

Capítulo 2

Amplificadores de Potência

A. Introdução

O objetivo do PA num sistema de comunicações é aumentar a potência do sinal portador de informação que se pretende transmitir. Este necessita de um nível de potência suficientemente elevado para vencer as adversidades do meio de comunicação e permitir que o(s) sistema(s) recetor(es) o consiga(m) captar a uma dada distância com um determinado nível de qualidade. Dada a dificuldade em manipular sinais de potência elevada, a amplificação é efetuada, na maior parte dos casos, imediatamente antes da propagação; como tal, o PA é normalmente um dos dispositivos finais da estrutura de um sistema de comunicações.

Neste capítulo são abordados os principais conceitos relativos à caracterização de PAs, transversais a qualquer arquitetura de amplificação, e necessários para a compreensão e projeto adequado deste tipo de circuitos. Analisar-se-ão também os mecanismos de amplificação das arquiteturas mais relevantes e as vantagens que introduzem em termos dos fatores de mérito e do tipo de aplicações que favorecem.

B. Fatores de Mérito de Amplificadores de Potência

Por forma a avaliar o desempenho de um PA, definem-se os vários fatores de mérito transversais ao tipo de arquitetura utilizada. Estas grandezas permitem a avaliação quantitativa do desempenho do PA e uma comparação direta com outros PAs desenvolvidos. Permitem ainda avaliar o cumprimento de metas estipuladas para equipamentos comerciais, como por exemplo a distorção do sinal.

Analisa-se em seguida os principais fatores de mérito úteis ao projeto e desenvolvimento de amplificadores de potência.

C. Linearidade e Distorção

A resposta de um PA é linear se a potência de saída for proporcional à potência de excitação na entrada, por um fator constante de ganho independentemente do nível da excitação. Tal dispositivo é, no entanto, impossível de implementar na prática, uma vez que, em última instância, será sempre limitado em potência pelo máximo que a fonte de alimentação é capaz de fornecer. Por esta razão, todos os amplificadores podem ser lineares quando operam várias ordens de grandeza abaixo desse limite, mas exibem sempre uma resposta não-linear cada vez

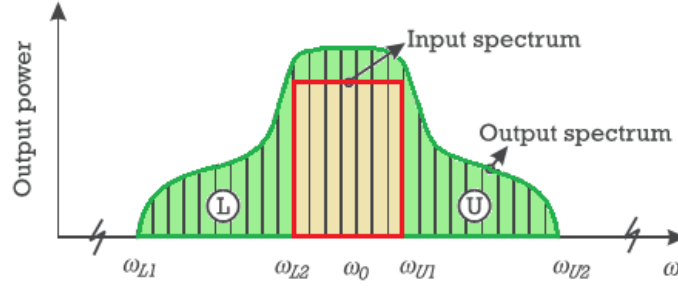


Figura 2.1: Espectros do sinal de entrada e saída num sistema excitado por um sinal multi-portadora de banda estreita, alterado de [3].

mais acentuada à medida que o nível de potência se aproxima dele. Neste regime, as formas de onda começam a saturar, provocando um incremento de potência de saída cada vez menor e, portanto, compressão do ganho e distorção do sinal.

O estudo desta característica não-linear é essencial tanto para o auxílio de projeto do PA, no sentido de explorar ao máximo a potência que são capazes de fornecer, como também para o desenvolvimento de técnicas de linearização que o tornem viável para aplicações que exijam baixo nível de distorção.

A linearidade assume também um papel importante na preservação do espectro eletromagnético ao garantir que o dispositivo não gera potência em frequências fora da largura de banda em que lhe é permitido operar. Este facto torna-a extremamente valiosa já que o espectro é limitado e existe um número cada vez maior de aplicações que necessitam de o utilizar, resultando numa crescente limitação de largura de banda disponível para cada uma delas. Torna-se, assim, essencial a prevenção da sua degradação devido à não-linearidade dos sistemas utilizados e o PA é um dos elementos do transmissor que mais contribui para ela.

Os espectros de potência do sinal de entrada e de saída estão representados na Figura 2.1, onde se pode observar a típica emissão de potência indesejada das bandas espectrais em torno da banda de frequências do sinal de entrada. Recorrem-se assim a vários tipos de caracterização para identificar e quantificar os principais fatores de mérito do PA, analisados em seguida.

C.1. Caracterização a 1-Tom

Uma forma simples de caracterizar um amplificador é submete-lo a um sinal de entrada de uma única portadora e determinar experimentalmente fatores de mérito essenciais, tais como o ganho de transdução, rendimento e o ponto de 1dB de compressão (P_{1dB}). Este tipo de excitação é também denominada por Onda Contínua (do inglês, *Continuous Wave (CW)*), uma vez que a envolvente do sinal RF de entrada é constante.

Este tipo de caracterização é ideal para aplicações em que o sinal de entrada não tem modulação em amplitude, isto é, em que a envolvente é constante, como por exemplo no Sistema Global para Comunicações Móveis (do inglês, *Global System for Mobile Communications (GSM)*) de uma portadora. O processo de caracterização experimental pode ser realizado com recurso a um gerador de sinais e analisador de espectros.

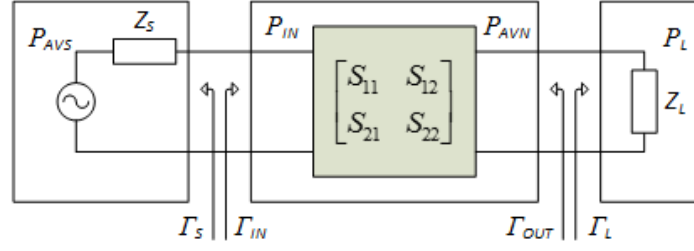


Figura 2.2: Representação simplificada de um quadripolo e respectivas terminações de entrada e saída.

C.1.1. Modulação Não-Linear de Ganho pela Amplitude (AM-AM)

Um dos principais fatores de mérito de um amplificador é o ganho, isto é, o rácio entre a potência de saída e a potência de entrada que lhe é fornecida. Este é simultaneamente um indicador do nível de potência adicionada ao sinal e da distorção introduzida na modulação em amplitude do sinal de entrada, por observação da sua variação em função do nível de potência de saída.

Este fator de mérito é também denominado por conversão AM-AM, uma vez que caracteriza a modulação da amplitude do sinal de saída em função da amplitude da excitação na entrada.

A Figura 2.2 ilustra o esquema genérico de um PA, representado pelo bloco de parâmetros S, e respectivas terminações de impedância nos portos de entrada e saída. Por observação da figura existem várias formas de definir que potências são consideradas na saída e na entrada para efeito do cálculo do ganho. Assim surgem as seguintes definições:

- *Ganho Disponível (G_A)*: é definido com base na potência disponível à entrada P_{AVS} e na potência disponível à saída do amplificador P_{AVN} , através das expressões (2.1) e (2.2). Esta definição assume máxima transferência de potência entre o amplificador e a carga.

$$G_A = \frac{P_{AVN}}{P_{AVS}} \quad (2.1)$$

$$G_A = \frac{1 - |\Gamma_S|^2}{|1 - S_{11}\Gamma_S|^2} |S_{21}|^2 \frac{1}{|1 - \Gamma_{OUT}|^2} \quad (2.2)$$

- *Ganho de Potência (G_P)*: é definido com base na potência entregue ao quadripolo P_{IN} e na potência disponível à saída do amplificador P_{AVN} , através das expressões (2.3) e (2.4). Esta definição assume que existe máxima transferência de potência entre a fonte e o amplificador.

$$G_P = \frac{P_L}{P_{IN}} \quad (2.3)$$

$$G_P = \frac{1}{|1 - \Gamma_{IN}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2} \quad (2.4)$$

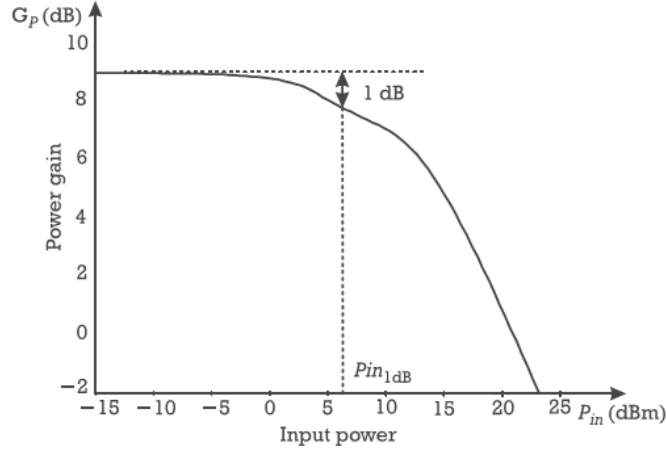


Figura 2.3: Ganho em função do nível de potência de entrada de um amplificador de potência, com identificação de P_{1dB} . [3]

- *Ganho de Transdução (G_T)*: é definido com base na potência fornecida à entrada P_{IN} e na potência entregue à carga P_L , através das expressões (2.5) e (2.6). Esta é a definição mais utilizada, uma vez que entra em linha de conta com todas as variáveis e não assume qualquer tipo de condição de transferência de potência.

$$G_T = \frac{P_L}{P_{AVS}} \quad (2.5)$$

$$G_T = \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_S \Gamma_{IN}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22} \Gamma_L|^2} = \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_S S_{11}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - \Gamma_{OUT} \Gamma_L|^2} \quad (2.6)$$

C.1.2. Ponto de 1dB de compressão

A Figura 2.3 apresenta a característica típica de ganho de um PA real. O PA exibe uma resposta razoavelmente linear em sinal fraco e passa gradualmente a exibir maior variação AM-AM à medida que a potência de saída satura.

Uma vez que não existe, na prática, um limite de potência que defina ambos os regimes, utiliza-se frequentemente um nível de compressão do ganho para estabelecer um ponto referência. Assim, é definido o ponto de 1dB de compressão, que corresponde à potência de saída para a qual o ganho do amplificador é 1dB inferior em relação ao seu valor em regime de sinal fraco.

Pela sua definição simples, este ponto é frequentemente utilizado durante o projeto de amplificadores, especificamente como um ponto de referência a partir do qual a linearidade começa a ser significativamente degradada. Por exemplo, é frequente efetuar simulações *load-pull* para identificar a impedância de carga que conduz ao valor máximo de P_{1dB} , considerada a impedância ótima quando se pretende extrair a máxima potência do dispositivo ativo com um nível de distorção razoável. É também usual definir outros níveis de compressão em função do grau de linearidade pretendido.

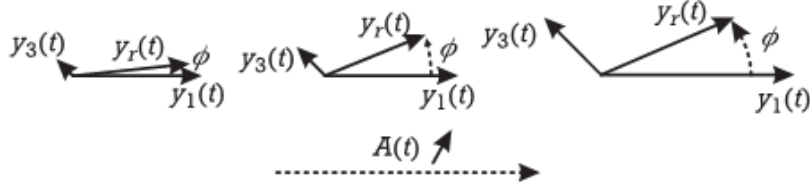


Figura 2.4: Representação vetorial do mecanismo de conversão AM-PM[3].

C.1.3. Modulação Não-Linear de Fase pela Amplitude (AM-PM)

Dá-se o nome de conversão AM-PM ao estudo da distorção de fase do sinal de saída em função da variação de amplitude do sinal de entrada.

O comportamento deste tipo de distorção é diferente consoante o tipo de tecnologia do dispositivo ativo e tem origem nos elementos não-lineares que o constituem, por exemplo as capacidades C_{GS} , C_{DS} e C_{GD} . As componentes de distorção geradas podem não se somar em fase com a componente linear, introduzindo uma alteração da fase do vetor resultante que varia com a amplitude [3][4]. Este mecanismo é apresentado na Figura 2.4.

Pelas razões indicadas, a conversão AM-PM é cada vez maior à medida que a potência de saída se aproxima de P_{1dB} , uma vez que as componentes de distorção se tornam cada vez mais significativas com a saturação do PA.

Uma análise detalhada da origem deste tipo de distorção, bem como da conversão AM-AM, é realizada em [4] para a tecnologia *Laterally Diffused Metal-Oxide Semiconductor* (LDMOS) e em [5], adicionalmente, para a tecnologia de Nitreto de Gálio (do inglês, *Gallium Nitride* (GaN)).

C.2. Caraterização a 2-Tons

Excitando o PA com um sinal constituído por dois ou mais tons, isto é, formado pela soma de duas ou mais sinusóides a frequências próximas distintas, leva ao aparecimento de componentes de distorção adicionais. A sua localização espectral depende de ambas as frequências e leva à geração de novas componentes espectrais de distorção, normalmente designadas por regeneramento de espectro, representadas na Figura 2.5.

O mesmo acontece se o sinal utilizado for de apenas uma frequência mas modulado em amplitude. No entanto para efeitos de caraterização da distorção, o processo de modulação só por si já introduz componentes espectrais de distorção, sendo assim preferível gerar e combinar dois sinais independentes[6].

C.2.1. Rácio de Distorção de Intermodulação

O rácio de distorção de intermodulação (do inglês, *Intermodulation Ratio* (IMR)) é o rácio entre a potência de saída do sinal à frequência fundamental e à frequência de distorção, numa das bandas laterais. Para sistemas em que a distorção nas bandas laterais é assimétrica é necessário definir o IMR para cada uma delas. Caso exista simetria pode ser calculada, por definição, pela expressão (2.7).

$$IMR \equiv \frac{P_{fund}}{P_{IMD}} = \frac{P(\omega_1)}{P(2\omega_1 - \omega_2)} = \frac{P(\omega_2)}{P(2\omega_2 - \omega_1)} \quad (2.7)$$

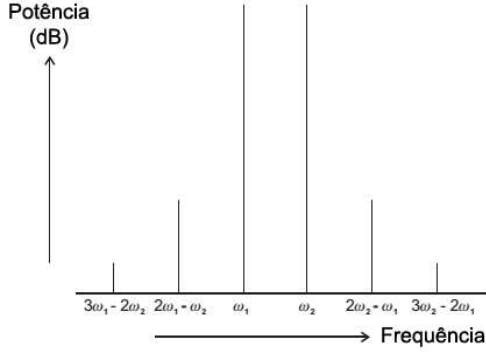


Figura 2.5: Componentes espectrais de distorção na zona da banda espectral do sinal de entrada, alterado de [6].

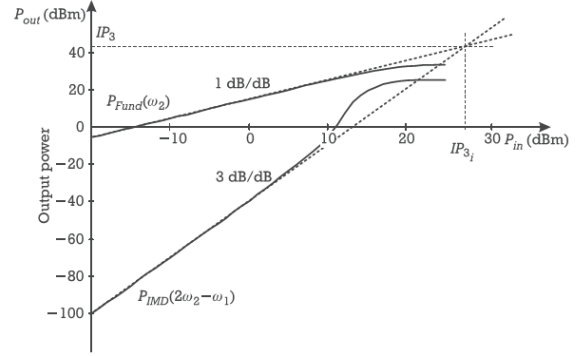


Figura 2.6: Potência fundamental de saída por portadora e potência de distorção numa banda lateral, para excitação de dois tons de igual amplitude, retirado de [3].

Em regime de sinal fraco a potência do sinal de saída aumenta 1 dB por cada incremento de 1 dB na potência de entrada, enquanto que a potência de distorção aumenta 3 dB para o mesmo incremento. Assim a IMR decresce com o aumento de P_{in} , como se pode observar na figura 2.6.

C.2.2. Ponto de interseção de 3^a ordem (IP3)

Este fator de mérito caracteriza a distorção de intermodulação (do inglês, *Intermodulation Distortion* (IMD)) através de um ponto fictício que resulta da interseção das retas de potência à componente fundamental e de IMD, extrapoladas para o regime de sinal forte a partir do seu comportamento em sinal fraco. A sua visualização gráfica é apresentada na figura 2.6.

Este ponto indica o nível de potência de saída em que a potência de distorção iguala, teoricamente, a potência da componente fundamental, correspondendo assim a um IMR de 1. No entanto dada a alteração das retas perto da saturação do dispositivo, este ponto na prática não existe no regime não-linear em elevada potência, servindo apenas como um ponto de referência de degradação da linearidade.

D. Estabilidade

No projeto de qualquer PA torna-se necessário assegurar que o circuito é estável, uma vez que o dispositivo pode apresentar impedâncias de entrada e/ou saída negativas para algumas terminações passivas dos respetivos portos. Caso se desenvolva a instabilidade, o PA amplifica com ganho cada vez maior, levando ao aumento descontrolado da potência de saída até a saturação completa das formas de onda do dispositivo, danificando-o caso ultrapasse o limite de dissipação de potência.

Considere-se a representação genérica do amplificador da Figura 2.2, em que Z_S e Z_L são terminações passivas e o transistor é caracterizado através dos seus parâmetros-S (para sinal forte ou fraco). Prova-se em [7] que os coeficientes de reflexão de entrada, Γ_{IN} , e saída, Γ_{OUT} , são descritos em função do coeficiente de reflexão da fonte, Γ_S , e da carga, Γ_L , através das

expressões (2.8) e (2.9) respetivamente.

$$\Gamma_{\text{IN}} = S_{11} + \frac{S_{12}S_{21}\Gamma_{\text{L}}}{1 - S_{22}\Gamma_{\text{L}}} \quad (2.8)$$

$$\Gamma_{\text{OUT}} = S_{22} + \frac{S_{12}S_{21}\Gamma_{\text{S}}}{1 - S_{11}\Gamma_{\text{S}}} \quad (2.9)$$

Um circuito diz-se *incondicionalmente estável* se verificar as condições

$$|\Gamma_{\text{IN}}| < 1 \wedge |\Gamma_{\text{OUT}}| < 1 \quad (2.10)$$

para todas as terminações de carga passivas possíveis, isto é

$$|\Gamma_{\text{S}}| < 1 \wedge |\Gamma_{\text{L}}| < 1 \quad (2.11)$$

Um circuito passivo verifica sempre estas condições, que são equivalentes a dizer que a parte real das impedâncias de entrada e de saída são sempre positivas. Assim é garantido que não existem oscilações em qualquer um dos portos.

O mesmo nem sempre é verdade quando os parâmetros-S caracterizam um dispositivo ativo, pois se $S_{12} \neq 0$, o S_{21} pode ser elevado o suficiente para tornar $|\Gamma_{\text{IN}}| > 1$ e/ou $|\Gamma_{\text{OUT}}| > 1$. Alternativamente, mesmo que o dispositivo ativo seja unilateral, e portanto $S_{12} = 0$, os coeficientes de reflexão Γ_{IN} e Γ_{OUT} mantêm uma dependência com S_{11} e S_{22} , respetivamente, cujo valor em módulo pode não ser inferior à unidade. Nestas condições a estabilidade pode não ser assegurada para determinadas terminações de fonte e carga passivas e o dispositivo diz-se *potencialmente instável*.

A estabilidade é uma necessidade para o funcionamento correto do PA sob pena de danificar irreversivelmente o dispositivo ativo, portanto tem que ser assegurada durante a fase de projeto utilizando alguns dos métodos analisados em seguida.

D.1. Fator de Estabilidade de Rollet

Uma forma de verificar se um sistema é estável é utilizando o fator de estabilidade de Rollet, resultante da manipulação das condições de estabilidade (2.10) e (2.11), definido por

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \quad (2.12)$$

com

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| \quad (2.13)$$

e em que as condições de estabilidade incondicional são

$$K > 1 \quad (2.14)$$

$$|\Delta| < 1 \quad (2.15)$$

para todas terminações passivas de entrada e de saída.

Este indicador fornece ainda informação acerca do grau de estabilidade do dispositivo, ou seja, se for potencialmente instável com valor perto da unidade ($0 < K < 1$) a maior parte da zona de terminações passivas na carta de Smith verifica as condições de estabilidade

e, normalmente, se necessário, é possível estabilizar o circuito facilmente. No entanto, se $-1 < K < 0$ grande parte das terminações passivas conduz a potenciais instabilidades e a estabilização é significativamente mais exigente. Portanto, além dos limites rígidos expressos pelas condições de estabilidade e sem recorrer a outros métodos, é possível perceber se o problema é significativo e/ou de simples resolução.

Finalmente, uma condição alternativa e equivalente a (2.15), utilizada durante a fase de projeto e simulação neste trabalho, é

$$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2 > 0 \quad (2.16)$$

cuja determinação é efetuada em [7].

D.2. Círculos de Estabilidade

Esta técnica pode ser utilizada em conjunto com o fator de estabilidade de Rollet para identificar de forma gráfica, na carta de Smith, quais as terminações passivas que asseguram a estabilidade.

A partir das expressões em (2.10), verifica-se que o conjunto de terminações que conduzem ao limite da estabilidade, isto é

$$|\Gamma_{\text{IN}}| = 1 \wedge |\Gamma_{\text{OUT}}| = 1 \quad (2.17)$$

, localizam-se em circunferências descritas pelas equações

$$|\Gamma_L - C_L| = |r_L| \quad (2.18)$$

$$|\Gamma_S - C_S| = |r_S| \quad (2.19)$$

respetivamente.

Em (2.18), r_L e C_L são o raio e o centro, respetivamente, das circunferências mapeadas no plano Γ_L e são determinados pelas expressões

$$r_L = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \right| \quad (2.20)$$

$$C_L = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2} \quad (2.21)$$

No plano Γ_S são mapeadas as circunferências definidas por (2.19), em que o raio, r_S , e o centro, C_S são dados por

$$r_S = \left| \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \right| \quad (2.22)$$

$$C_S = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2} \quad (2.23)$$

Quando desenhadas numa carta de Smith, as circunferências delimitam duas áreas bem definidas em que, por (2.17), uma delas é estável e a outra potencialmente instável. Assim, resta apenas definir um método para determinar qual a região estável.

Uma hipótese é calcular Γ_{IN} ou Γ_{OUT} , para o centro dos círculo de estabilidade, ou seja $\Gamma_L = C_L$ ou $\Gamma_L = C_S$, respetivamente. Se a condição de estabilidade for cumprida a zona estável é o interior do círculo, caso contrário a região estável é o exterior.

No entanto este método implica o cálculo de duas expressões complexas. Uma forma mais simples de identificar as regiões é testar a condição de estabilidade no centro da carta de Smith, onde $\Gamma_L = 0$ ou $\Gamma_S = 0$. Nestas condições, $\Gamma_{IN} = |S_{22}|$ ou $\Gamma_{OUT} = |S_{11}|$, respetivamente, simplificando-se assim os cálculos ao teste da passividade dos coeficientes de reflexão de entrada e de saída do circuito. Caso se verifique a condição de estabilidade a zona estável é a que inclui o centro da carta de Smith, caso contrário é a sua complementar.

E. Rendimento

O *rendimento* caracteriza a conversão de potência DC-RF do PA. Este fator de mérito pode ser definida de três formas distintas:

- *Rendimento de Dreno (η)*: Caracteriza a conversão de potência DC fornecida em potência RF de saída à frequência fundamental, ignorando a potência RF fornecida, P_{in} .

$$\eta = \frac{P_{out}}{P_{DC}} \quad (2.24)$$

- *Rendimento de Potência Adicionada (Power-Added Efficiency (PAE))*: Caracteriza a conversão de potência DC em potência adicionada ao sinal de entrada, isto é, contabiliza apenas a fração de potência de saída que foi obtida por conversão de potência DC fornecida. Esta diferença é significativa quando o ganho do PA é baixo ou à medida que comprime quando P_{out} se aproxima da saturação.

$$PAE = \frac{P_{out} - P_{in}}{P_{DC}} \quad (2.25)$$

- *Rendimento Global (η_{oa})*: Caracteriza a conversão de potência total fornecida ao sistema em potência RF de saída.

$$\eta_{oa} = \frac{P_{RFout}}{P_{DC} + \sum_{n=0}^N P_n} \quad (2.26)$$

em que N é o numero total de elementos consumidores de potência.

Esta definição é útil quando, por exemplo, para caracterizar o rendimento de todo o transmissor RF, que normalmente é constituído por múltiplos andares de amplificação e inclui vários elementos consumidores de potência auxiliares em arquiteturas mais complexas.

F. Principais Arquiteturas de Amplificação

A investigação em novas arquiteturas é fomentada pela demanda por amplificação linear e de elevado rendimento. Por um lado a evolução dos esquemas de modulação procura maximizar o rendimento espectral, por outro os operadores estão interessados em diminuir os custos operativos dos seus transmissores; o primeiro impõe requisitos de linearidade cada vez

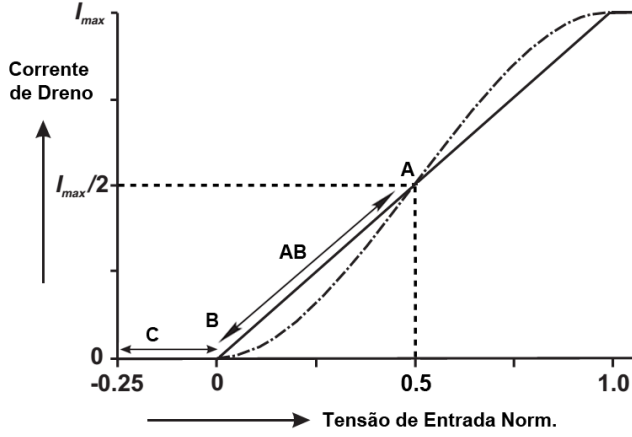


Figura 2.7: Modelo de não-linearidade forte (linha contínua) e fraca (tracejado), identificando as localizações do ponto de polarização para as principais classes de operação. Alterado de [6].

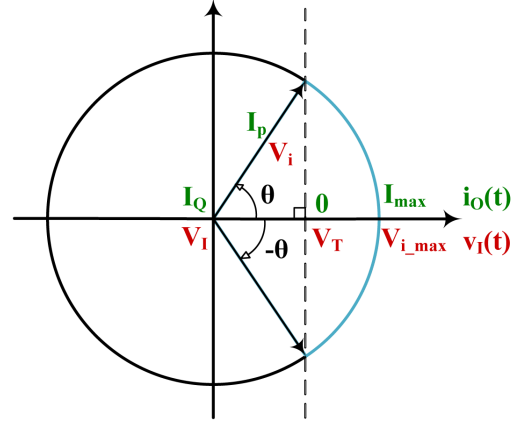


Figura 2.8: Representação fasorial da tensão de entrada e da corrente de dreno do dispositivo ativo, considerando G_m unitário.

mais exigentes, enquanto que este último procura elevado rendimento energético em busca das ditas "comunicações verdes".

A escolha da arquitetura é um ponto fulcral para obter um bom desempenho do transmissor RF, em função da aplicação final e dos respetivos requisitos. Assim é necessário que as características da arquitetura se adequem ao tipo de sinal que se pretende amplificar. O esquema de modulação utilizado, o nível de PAPR e os requisitos de linearidade são alguns parâmetros que se deve ter em conta tanto nesta escolha como durante o projeto do PA.

Nesta secção serão brevemente analisados os mecanismos de amplificação das principais arquiteturas atuais.

F.1. Operação em Modo de Corrente

Este modo de operação baseia-se na manipulação da forma de onda da corrente de saída do dispositivo ativo para explorar diferentes compromissos entre a linearidade, rendimento e máxima potência de saída. Esta é a arquitetura tradicional para aplicações em estações base, não só pela sua estrutura simples e facilidade de projeto, mas também por se adequar à amplificação de sinais de envolvente constante, como por exemplo o GSM de uma portadora em sistemas de 2ª geração.

A análise aqui realizada assume que o transistor é descrito por um modelo de não-linearidade forte, que permitirá a dedução das principais figuras de mérito de forma simplificada. Infelizmente, um modelo mais adequado que inclui outros efeitos parasitas de um transistor real torna o seu estudo mais complexo. Ainda assim os principais fatores de mérito obtidos por este modelo matemático constituem uma estimativa razoável do desempenho real. A Figura 2.7 apresenta a característica genérica do dispositivo aproximada por cada um dos modelos mencionados.

Considere-se que a excitação de tensão de entrada sinusoidal, $v_I(t)$, é expressa por

$$v_i(t) = V_I + V_i \cos(\omega t) \quad (2.27)$$

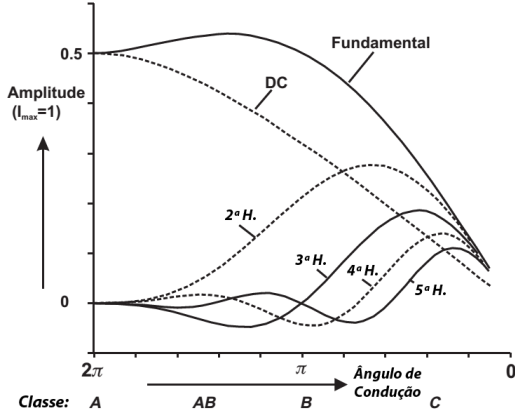


Figura 2.9: Componentes de fourier da corrente de saída do transistor, até à 5ª harmónica, em função do ângulo de condução; alterado de [6].

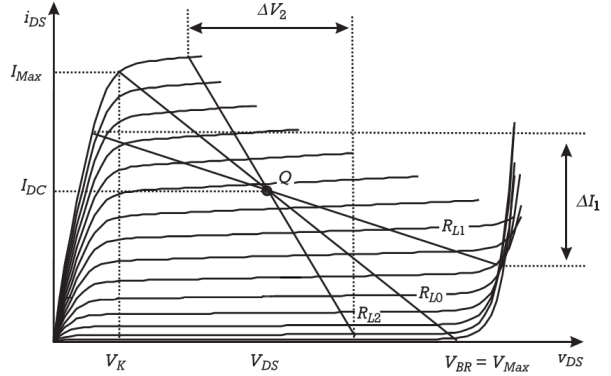


Figura 2.10: Curvas caraterísticas $I_{DS} - V_{DS}$ DC típicas do dispositivo e representação de três retas de carga possíveis; retirado de [3]

, em que V_I é a tensão DC de polarização de entrada e V_i a amplitude da excitação. Assim, a corrente de dreno do dispositivo é dada por

$$i_O(t) = \begin{cases} 0 & , \text{ se } v_I < V_T \\ G_m v_I(t) = I_Q + I_p \cos(\omega t) & , \text{ se } V_T < v_I < V_{i_max} \\ I_{max} & , \text{ se } v_I > V_{i_max} \end{cases} \quad (2.28)$$

, em que I_Q é a corrente DC de polarização, I_p a amplitude da corrente à frequência fundamental e I_{Max} a corrente máxima do dispositivo.

A forma de onda não saturada da corrente é uma senoide truncada de forma assimétrica em função do ponto de polarização do dispositivo e do nível de excitação. Por esta razão define-se uma grandeza que permite caraterizar analiticamente o desempenho do PA em função destas variáveis, o denominado *ângulo de condução*, 2θ , dado por

$$\begin{cases} 2\theta = 0 & , \text{ se } V_I + V_i < V_T \\ 2\theta = 2 \cos^{-1} \left(\frac{V_T - V_i}{V_i} \right) & , \text{ se } V_I - V_i < V_T < V_I + V_i \\ 2\theta = 2\pi & , \text{ se } V_I - V_i > V_T \end{cases} \quad (2.29)$$

tal como se pode comprovar pela representação fasorial de $v_I(t)$ e $i_O(t)$ na Figura 2.8. Observa-se ainda que I_Q , I_p e I_{max} relacionam-se por

$$I_p = \frac{I_{max}}{(1 - \cos \theta)} \quad (2.30)$$

e

$$I_Q = -I_p \cos \theta = -I_{max} \frac{\cos \theta}{(1 - \cos \theta)} \quad (2.31)$$

Prova-se que as componentes DC, I_{DC} , e fundamental, I_{fund} de $i_O(t)$ são dadas em função de θ , respetivamente, por

$$I_{DC} = \frac{I_{max}}{\pi} \frac{\sin \theta - \theta \cos \theta}{1 - \cos \theta} \quad (2.32)$$

e

$$I_{\text{fund}} = \frac{I_{\text{max}}}{2\pi} \frac{2\theta - \sin(2\theta)}{1 - \cos \theta} \quad (2.33)$$

e estão representadas graficamente na Figura 2.9, onde se incluem também as componentes harmônicas até à 5ª ordem. Enquanto que a componente DC decresce monotonamente com a diminuição do ângulo de condução, I_{fund} tem um máximo absoluto no intervalo $\pi < 2\theta < 2\pi$. Existem também valores de θ em que o conteúdo harmónico indesejado é baixo, nomeadamente para $2\theta = 2\pi$ em que não existe conteúdo harmónico e para $2\theta = \pi$ em que existem apenas as harmônicas ímpares. Assim, a escolha do ponto de polarização não é mais do que um compromisso entre os vários fatores de mérito do PA.

A Figura 2.10 apresenta as curvas $I_{\text{DS}} - V_{\text{DS}}$ típicas do dispositivo ativo. Uma vez que ambas as excursões de corrente e tensão são limitadas, a maximização de ambas através da escolha adequada da impedância de carga leva à maximização da potência de saída. A relação entre a tensão e a corrente na carga é dada simplesmente pela lei de Ohm e é representada na figura pela reta que passa pelo ponto de polarização e cujo declive é

$$m = -\frac{1}{R_L} = -\frac{I_{\text{max}}}{V_{\text{max}} - V_k} \quad (2.34)$$

Note-se que a excursão de tensão é sinusoidal, centrada em V_{DC} e com amplitude máxima $V_{\text{fund}} = (V_{\text{max}} - V_k)/2 = V_{\text{DC}}$.

Assim, a potência máxima de saída é dada por

$$P_{\text{out,max}} = \frac{1}{2} V_{\text{fund}} I_{\text{fund}} = \frac{1}{4\pi} (V_{\text{max}} - V_k) I_{\text{max}} \frac{2\theta - \sin(2\theta)}{1 - \cos \theta} \quad (2.35)$$

e a potência DC consumida é dada por

$$P_{\text{DC,max}} = V_{\text{DC}} I_{\text{DC}} = \frac{1}{2\pi} (V_{\text{max}} - V_k) I_{\text{max}} \frac{\sin \theta - \theta \cos \theta}{1 - \cos \theta} \quad (2.36)$$

Finalmente, o rendimento é dado por

$$\eta_{\text{max}} = \frac{P_{\text{out,max}}}{P_{\text{DC,max}}} = \frac{1}{4} \frac{2\theta - \sin(2\theta)}{\sin \theta - \theta \cos \theta} \quad (2.37)$$

A estrutura genérica ideal de um PA para operação em modo de corrente é apresentada na Figura 2.11. Uma vez que se pretende amplificação linear e, para alguns pontos de polarização, existe na onda de corrente um elevado conteúdo harmónico par e/ou ímpar, é necessário extraí-lo e entregar à carga apenas a componente fundamental. Isto é conseguido através de um circuito ressonante na saída, sintonizado para a frequência fundamental. Assim, considerando componentes ideais, a malha de saída apresenta R_L ao dispositivo à frequência fundamental e um curto-circuito a todas as frequências harmônicas.

F.1.1. Classes de Operação

A localização do ponto de polarização dá origem a várias classes de operação em modo de corrente designadas pelas letras de A a C, cada uma delas com características específicas em termos de potência máxima de saída, rendimento, e linearidade. Assim, a escolha do ponto de polarização deve ser realizada em função da aplicação em questão.

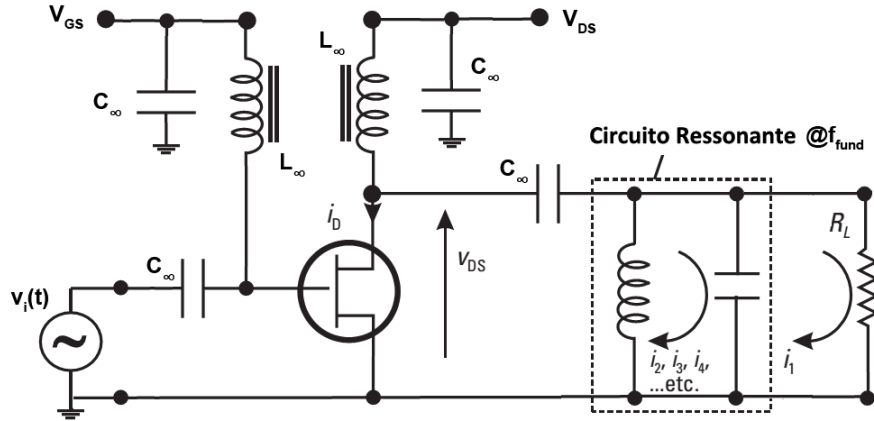


Figura 2.11: Circuito ideal para análise do funcionamento de um amplificador em modo de corrente; alterado de [6].

A operação em classe-A é a que gera menor conteúdo harmónico, e, por essa razão, é também a que exibe menor distorção. No entanto, devido à localização do ponto de polarização, é também a que tem maior consumo de potência DC e, por consequência, menor rendimento. Como o consumo energético é valioso para minimizar o custo operacional, esta classe de operação é utilizada apenas em aplicações que exigem elevado nível linearidade.

Em alternativa, a classe-B tem exatamente a mesma potência de saída máxima que a classe-A mas com um rendimento superior. Isto acontece porque a forma de onda da corrente tem uma componente DC inferior para um valor idêntico de potência à componente fundamental. No entanto, gera um elevado conteúdo harmónico par indesejado e, portanto, maior distorção.

É também possível polarizar o dispositivo em classe-AB, que é uma zona intermédia entre as classes A e B, permitindo um melhor compromisso entre ambas. Neste caso, obtém-se também uma componente fundamental da corrente mais elevada, que se traduz em maior potência de saída. Contudo, a não-linearidade da amplificação é superior devido ao elevado conteúdo harmónico par e ímpar gerado.

Finalmente reduzindo o ângulo de condução para valores inferiores a π , o PA opera em classe C. Apesar de se conseguir aumentar o rendimento até um limite teórico de 100% é importante verificar que, em contraste, a potência de saída é cada vez menor e o nível de excitação necessário é cada vez maior. Assim, o ganho diminui gradualmente e torna-se cada vez mais relevante utilizar a definição de PAE em detrimento do rendimento de dreno. Na verdade, o nível de excitação necessário para o caso $2\theta = 0$ é infinito e o PA consome mais potência do que a que adiciona ao sinal.

F.1.2. Classe F

Nas classes de operação anteriores assume-se que o circuito ressonante à saída apresenta um curto-circuito às frequências harmónicas superiores à fundamental. No entanto existem vantagens em manipular a forma de onda da tensão, controlando o conteúdo harmónico ímpar gerado pelas não-linearidades do transistor, à custa do aumento de distorção.

Na presença da terceira harmónica, a tensão de saída $V_{DS}(\theta)$ é dada por

$$V_{DS}(\theta) = V_{DC} + V_{\omega 1} \cos(\theta) - V_{\omega 3} \cos(3\theta) \quad (2.38)$$

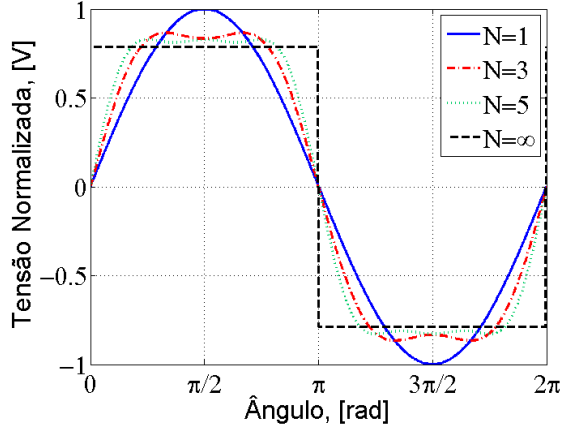


Figura 2.12: Forma de onda da tensão por adição de conteúdo harmônico ímpar, de valor ótimo, até à ordem N .

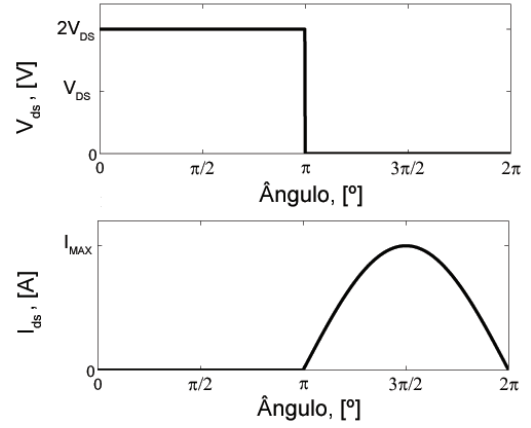


Figura 2.13: Formas de onda da tensão e corrente ideais de um PA a operar em classe F.

N	$V_{\omega 1}$	$V_{\omega 3}$	$V_{\omega 5}$	$V_{\omega 7}$	$P[dB]$	$\eta [\%]$
1	1	-	-	-	0	78.5
1, 3	1.155	0.1925	-	-	0.625	90.7
1, 3, 5	1.207	0.2807	0.073	-	0.82	94.8
1, 3, 5, 7	1.231	0.3265	0.123	0.359	0.90	96.7

Tabela 2.1: Amplitudes ideais das componentes harmônicas da tensão, rendimento e incremento de potência de saída, em relação a um PA em classe B, em função do número de componentes harmônicas adicionadas.[6]

, em que V_{DC} é a componente DC e $V_{\omega 1}$ e $V_{\omega 3}$ são, respetivamente, as amplitudes das componentes fundamental e harmônica de 3ª ordem. A Figura 2.12 apresenta a forma de onda da tensão com V_{DC} nula e para várias amplitudes de $V_{\omega 3}$, mantendo o valor da amplitude $V_{\omega 1}$ constante e máxima na ausência da 3ª harmônica. Aumentando $V_{\omega 3}$, o valor de pico da onda diminui até um valor mínimo, $V_{\omega 3_opt} = 1/9$ e cresce novamente para valores superiores. Existe ainda um limite onde a onda apresenta máximo achatamento e a partir do qual passa a apresentar dois picos de tensão de igual valor; isto acontece quando $V_{\omega 3_flat} > 1/6$.

Reestabelecendo a excursão ao máximo permitido, a componente fundamental vem aumentada pelo mesmo fator pelo qual foi diminuída, levando ao aumento da potência de saída e também do rendimento de dreno, visto que a componente DC se mantém inalterada. Desta forma, notando que $V_{DC} = V_{\omega 1}$ na ausência de $V_{\omega 3}$, a nova componente fundamental é dada por

$$V_{\omega 1} = \frac{V_{DC}}{k} \quad (2.39)$$

, em que k é o fator pelo qual se diminuiu a excursão de tensão por introdução das harmônicas ímpares, sendo este dado por

$$k = \frac{V_p}{V_{DC}} \quad (2.40)$$

, com V_p a tensão de pico da tensão cuja excursão foi minimizada.

$Z = R_L @ f_0$
 $Z = \infty @ 3f_0, \dots, nf_0$
 $Z = 0, \text{ restantes}$

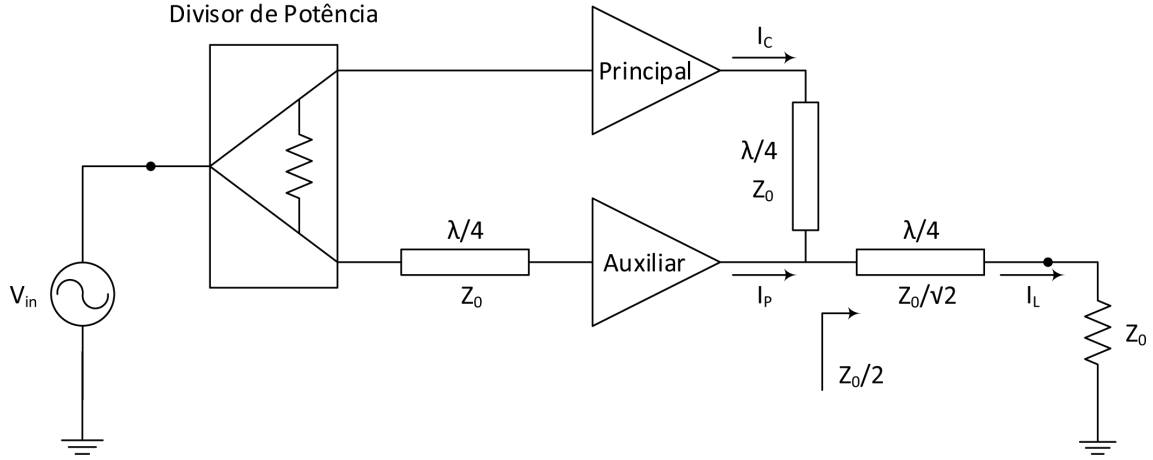


Figura 2.15: Estrutura genérica da arquitetura Doherty tradicional.

A arquitetura Doherty é constituída por dois PAs, um denominado por "principal", ou *carrier*, e outro por "auxiliar", ou *peaking*, interligados por uma linha de transmissão de um quarto do comprimento de onda, tal como apresentado na Figura 2.15.

O mecanismo de funcionamento baseia-se na modulação dinâmica da impedância de carga apresentada ao PA principal, recorrendo à corrente de saída do PA auxiliar. Este último entra em funcionamento apenas quando a potência de saída é superior à potência média do sinal.

O PA *principal* é polarizado em classe-B e, na sua configuração tradicional, é projetado para que a sua impedância de carga seja o dobro do valor ótimo. O PA auxiliar é normalmente polarizado em classe-C, para que entre em funcionamento mais tarde quando o PA principal atingir a saturação. A corrente injetada na carga pelo PA auxiliar e a característica inversora da linha de $\lambda/4$ provocam a diminuição da impedância de carga apresentada ao PA principal. Assim, o declive da sua reta de carga aumenta o suficiente para que se mantenha no limiar da saturação durante todo o pico de elevada potência do sinal de entrada e, portanto, com elevado rendimento.

Atualmente, a arquitetura *Doherty* é a técnica de aumento de rendimento mais utilizada para aplicações em estações base, dada a sua notória simplicidade relativamente a outras arquiteturas de alto rendimento. Além disso, vários fabricantes disponibilizam dispositivos adaptados especificamente para esta arquitetura, tais como dois transístores encapsulados em conjunto.

Considere-se, numa primeira fase, o esquema elétrico simplificado representado na Figura 2.16, em que os transístores se comportam como fontes de corrente controladas por tensão. Considere-se que I_C e I_P representam as correntes de saída do PA principal e do PA auxiliar à frequência fundamental, controladas pelas tensões V_{inC} e V_{inP} , respetivamente. Adicionalmente, a corrente máxima que cada fonte pode fornecer é designada por I_{max} e a tensão de entrada que lhe corresponde é denominada por V_{inMax} . Assumem-se ainda terminações em curto-circuito para todas as frequências harmónicas, reduzindo a análise à frequência fundamental.

Na zona de baixa potência, o PA auxiliar está cortado e é visto no plano da carga como um circuito aberto. Assim, a impedância apresentada ao PA principal resulta simplesmente

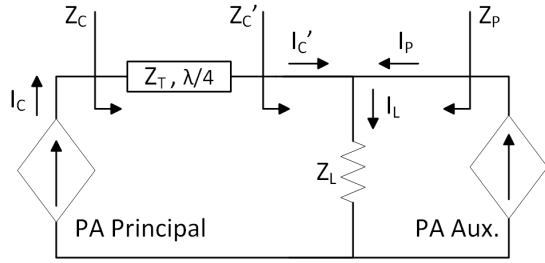


Figura 2.16: Esquema elétrico simplificado do DhPA para análise do mecanismo de modulação dinâmica de carga.

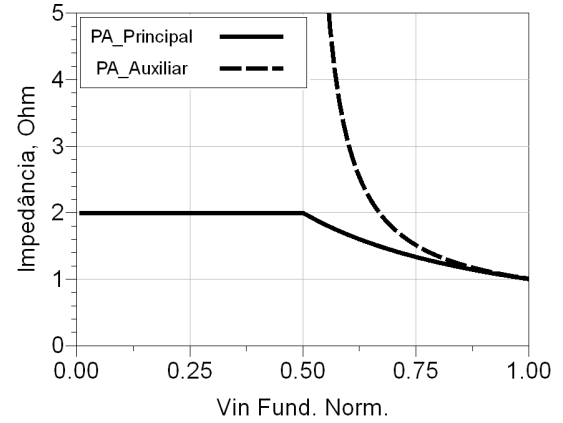


Figura 2.17: Impedâncias de carga apresentadas aos PAs principal e auxiliar em função da tensão fundamental de entrada normalizada, resultado da modulação dinâmica de carga no DhPA.

da transformação de Z_L por ação da linha de $\lambda/4$, isto é

$$Z_{\text{lowC}} = \frac{Z_T^2}{Z_L} \quad (2.43)$$

em que Z_T é a impedância característica da linha de transmissão de $\lambda/4$.

Na zona de elevada potência, o PA auxiliar conduz e contribui para a corrente total de carga. O seu efeito é identificado pelo PA principal através da diminuição da tensão na sua saída e, conseqüentemente, da impedância que lhe é apresentada, expressa por

$$Z_{\text{highC}} = \frac{Z_T^2}{R_L} = \frac{Z_T^2}{\frac{R_L(I_C + I_P)}{I_C}} = \frac{Z_T^2}{R_L \left(1 + \frac{I_P}{I_C}\right)} \quad (2.44)$$

Assim, no limite máximo de excursão de sinal, em que $I_C = I_P = I_{\text{Max}}$, a impedância é modulada para metade do seu valor de baixa potência.

Quanto à impedância apresentada ao PA auxiliar, dada por

$$Z_{\text{highP}} = \frac{Z_L(I_C + I_P)}{I_P} = R_L \left(1 + \frac{I_C}{I_P}\right) \quad (2.45)$$

começa por ser muito elevada em baixa potência, já que $I_P = 0$ carga, e é modulada pela corrente I_C , diminuindo gradualmente até que iguale Z_{highC} no limite máximo de potência. A Figura 2.17 apresenta graficamente o valor de ambas as impedâncias, sob o efeito da modulação dinâmica de carga, em função da amplitude do sinal de entrada normalizado.

Com base na análise anterior, a componente fundamental da corrente e tensão de cada dispositivo em função da tensão fundamental de entrada normalizada é apresentada nas Figuras 2.18 e 2.19 respetivamente. Repare-se que a carga do PA principal é exatamente a necessária para manter a componente fundamental da tensão constante e no limite máximo, onde o rendimento do dispositivo é máximo. Para tal acontecer é necessário que a corrente do

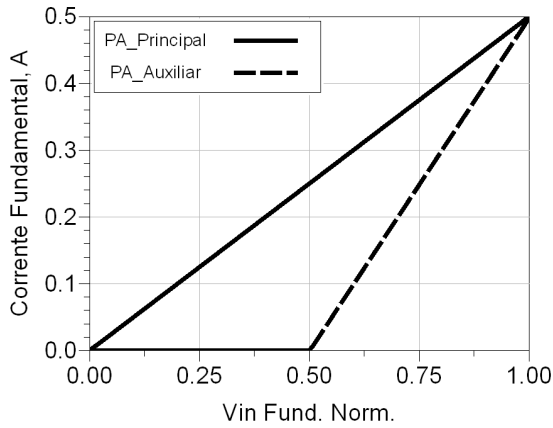


Figura 2.18: Corrente fundamental (A) dos PAs principal e auxiliar em função da amplitude de excitação RF de entrada normalizada.

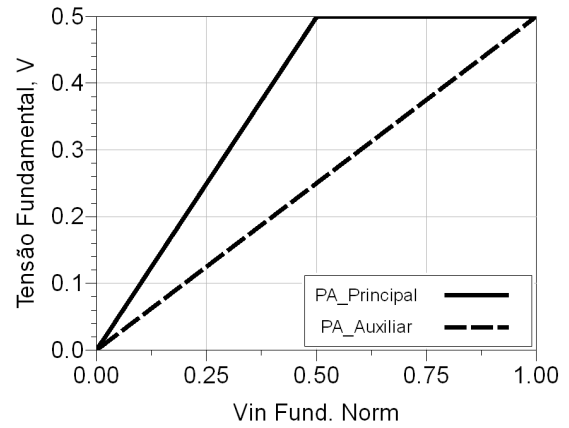


Figura 2.19: Tensão fundamental (V) dos PAs principal e auxiliar em função da amplitude de excitação RF de entrada normalizada.

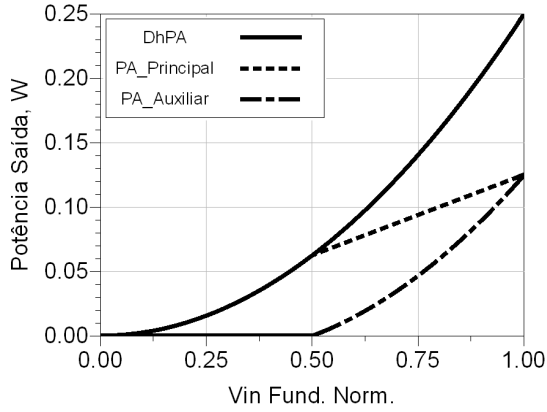


Figura 2.20: Potência de saída (W) do DhPA ideal e dos PAs principal e auxiliar em função da amplitude de excitação RF de entrada normalizada.

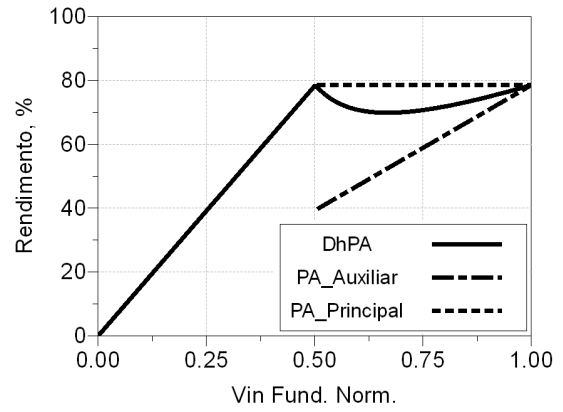


Figura 2.21: Rendimento de dreno (%) do DhPA ideal e dos PAs principal e auxiliar em função da amplitude de excitação RF de entrada normalizada.

PA auxiliar no máximo de excursão iguala a do PA principal para uma amplitude de entrada duas vezes inferior, implicando assim que a transcondutância do PA auxiliar seja o dobro da do principal.

Na Figura 2.20 está representada a potência de saída do DhPA e de cada PA em particular em função da tensão fundamental de entrada normalizada. Durante o funcionamento em modo Doherty a potência do PA principal não segue uma relação linear com P_{in} já que, como identificado anteriormente, apesar da corrente aumentar proporcionalmente V_{inC} , a tensão V_C é mantida constante. No entanto, a potência contribuída pelo PA auxiliar corresponde exatamente à necessária para que $P_L = P_{outC} + P_{outP}$ seja proporcional a P_{in} e, portanto, garantir a linearidade do PA global.

Finalmente, o rendimento instantâneo do DhPA é apresentado na Figura 2.21. Tal como analisado anteriormente, o perfil de rendimento na zona de baixa potência é semelhante a um PA em classe-B, com máximo para $V_{inMax}/2$, correspondente a um *Output Power Back-*

Off (OPBO) de 6dB. Ao entrar na zona de elevada potência o PA auxiliar contribui também para a potência na carga mas com um rendimento muito inferior ao do PA principal, causando assim uma degradação de rendimento até à máxima potência de saída onde ambos amplificam com máximo rendimento.

F.3. Eliminação e Restauo de Envolvente

A arquitetura de eliminação e restauro de envolvente (do inglês, *Envelope Elimination and Restoration* (EER)) é também designada por técnica de *Khan*, em honra do seu autor L. R. Khan, proposta em 1952 [10]. Esta baseia-se na separação e amplificação individual das componentes de modulação em amplitude e fase do sinal RF, permitindo a amplificação por PAs em classes de operação não-lineares de elevado rendimento. As componentes são novamente recombinadas através de um mecanismo de modulação de tensão de alimentação *Direct Current* (DC). A Figura 2.22 apresenta a estrutura genérica desta arquitetura.

Utiliza-se um amplificador em modo comutado, ou de reduzido ângulo de condução, para amplificar o sinal de amplitude constante que, como se analisou anteriormente, possui um elevado rendimento à custa de elevada não-linearidade, sendo por isso o mais indicado para sinais modulados apenas em fase. A tensão de alimentação deste amplificador é modulada pela saída de um modulador em classe-S, que amplifica a componente modulada em amplitude do sinal de entrada. Ambas as componentes são assim recombinadas aquando da amplificação da componente modulada em fase, num PA em classe-C ou classe-E.

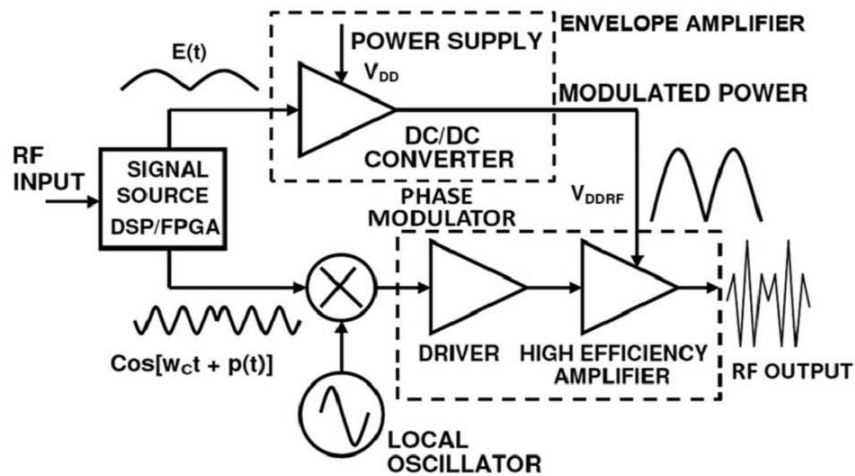


Figura 2.22: Estrutura da arquitetura de eliminação e restauro de envolvente. Retirado de [3].

F.4. Seguidor de Envolvente

Em contraste com a arquitetura EER, a arquitetura em seguidor de envolvente (do inglês, *Envelope Tracking* (ET)) implementa um mecanismo de ajuste da tensão de alimentação do amplificador RF ao invés de uma modulação. O sinal RF com modulação em amplitude e fase é amplificado por um PA linear, por exemplo em classe-B, cuja tensão de alimentação é ajustada dinamicamente pela saída do modulador em classe-S. Desta forma, diminui-se o consumo do PA apenas ao necessário para permitir a amplificação linear do sinal.

Contudo, na prática, o caso ótimo não é utilizado, uma vez que a linearidade do PA ficaria extremamente dependente de atrasos no ajuste da tensão de alimentação. Assim, o consumo de potência DC não pode ser reduzido ao valor mínimo e o rendimento é tanto menor quanto maior é a margem de segurança na tensão de alimentação.

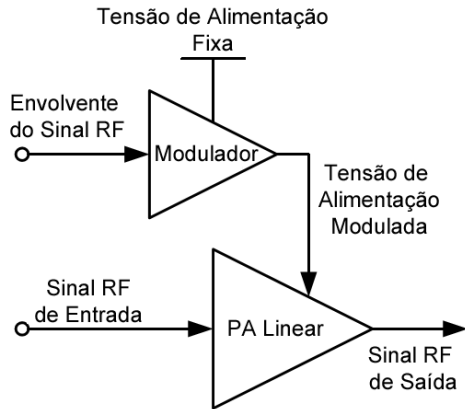


Figura 2.23: Estrutura da arquitetura de seguidor de envelope. Alterado de [11].

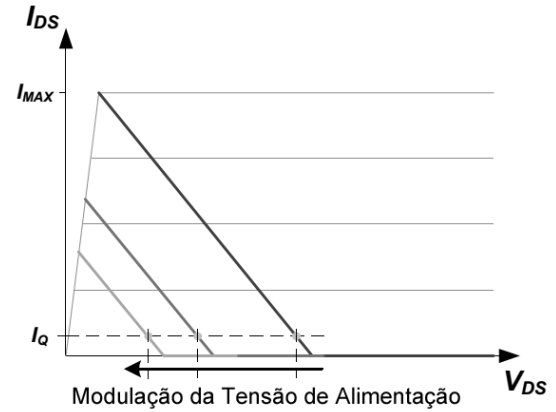


Figura 2.24: Ajuste das retas de carga em função do nível de excitação na arquitetura de seguidor de envelope. Alterado de [11].

Capítulo 3

A Arquitetura Doherty

A. Introdução

A arquitetura *Doherty* destaca-se de entre as arquiteturas de elevado rendimento e é a mais comum para aplicações em estações base da atualidade. O seu ressurgimento fica a dever-se, em grande parte, a avanços significativos nas técnicas de pré-distorção digital, que permitem atingir os níveis de linearidade exigidos pelas principais técnicas de modulação atuais.

Uma característica importante da arquitetura *Doherty* é o facto de poder ser uma alternativa imediata ao típico amplificador em classe-AB, a escolha principal para sinais de envolvente constante mas com muito baixo rendimento para os sinais com elevado PAPR atuais. Assim, a possibilidade de substituir apenas o amplificador de potência sem alterar a arquitetura geral do transmissor é uma grande vantagem sobre as restantes técnicas, no que a custos e versatilidade diz respeito [12]. Por estas razões, a investigação e desenvolvimento do DhPA tem vindo a adquirir cada vez maior destaque.

B. Doherty Assimétrico de N-Vias

A teoria anterior pode ser generalizada para manipular a potência a que se dá o primeiro pico de rendimento, permitindo acomodá-lo a sinais de elevado PAPR, dominantes na rede de comunicações sem fios atual. O *Output Back-Off* (OBO) é calculado em função da potência média, P_{avg} , e máxima, P_{max} , do sinal modulado através da expressão

$$OBO_{\text{dB}} = 10 \log_{10} \left(\frac{P_{\text{max}}}{P_{\text{avg}}} \right) \quad (3.1)$$

ou, alternativamente, por

$$OBO_{\text{dB}} = 20 \log_{10} \left(\frac{V_{i,\text{max}}}{V_{\text{bk}}} \right) \quad (3.2)$$

em que V_{bk} é o nível da excursão de tensão de entrada a partir do qual o PA auxiliar entra em funcionamento. Para o caso estudado anteriormente, o OBO é de 6dB e a potência em *back-off* corresponde a um quarto da total.

O rácio $V_{i,\text{max}}/V_{\text{bk}}$ assume especial relevância na teoria de operação em modo *Doherty*. Portanto, ao longo da dedução realizada em seguida define-se este rácio como

$$\frac{V_{i,\text{max}}}{V_{\text{bk}}} = N \quad (3.3)$$

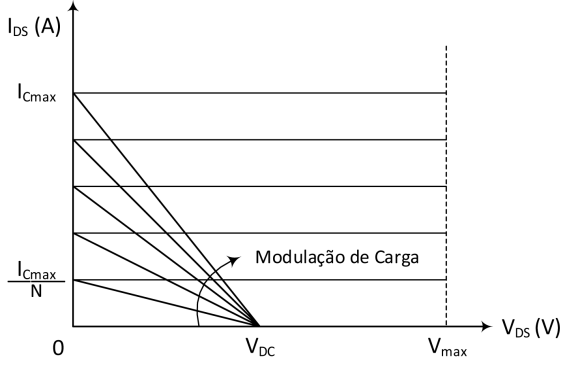


Figura 3.1: Modulação de carga ideal num DhPA assimétrico na zona de elevada potência.

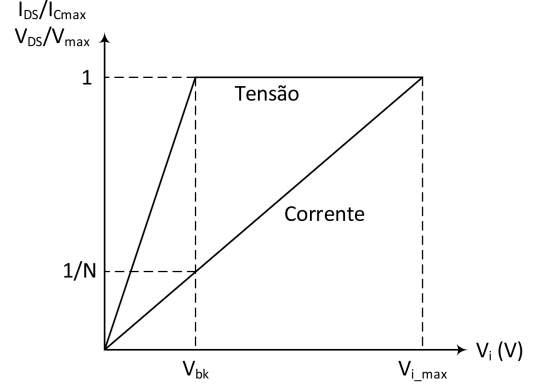


Figura 3.2: Tensão e corrente normalizadas do PA principal, num DhPA assimétrico.

B.1. Modulação de Carga para OBO Arbitrário

A operação em modo Doherty é caracterizada pela modulação dinâmica de carga ilustrada na Figura 3.1. Para $V_i < V_{bk}$, o PA principal opera em modo de corrente, polarizado em classe-B, e satura por tensão quando $V_i = V_{bk}$. Neste ponto a corrente de dreno é $I_C = I_{C_{\max}}/N$, uma vez que varia linearmente com V_i e $V_{bk} = V_{i_{\max}}/N$. Para $V_{bk} < V_i < V_{i_{\max}}$ a excursão de tensão permanece constante no valor máximo até que o dispositivo sature também por corrente, que acontece para $V_i = V_{i_{\max}}$ com $I_C = I_{C_{\max}}$. Assim, no PA principal, a corrente de dreno, I_C , e a tensão, V_C , são dadas, respetivamente, por

$$I_C = \frac{1}{2} G_m V_i \quad (3.4)$$

e

$$V_C = \begin{cases} \frac{1}{2} \frac{V_{\max}}{V_{bk}} V_i & , \text{ se } V_i \leq V_{bk} \\ \frac{1}{2} V_{\max} & , \text{ se } V_{bk} < V_i < V_{i_{\max}} \end{cases} \quad (3.5)$$

e estão representadas na Figura 3.2, normalizadas a $I_{C_{\max}}$ e V_{\max} respetivamente.

A modulação dinâmica de carga vista aos terminais do PA principal é calculada a partir de (3.4) e (3.5) por

$$Z_C = \frac{V_C}{I_C} = \begin{cases} N Z_0 & , \text{ se } V_i \leq V_{bk} \\ \frac{V_{\max}}{G_m V_i} = Z_0 \frac{V_{i_{\max}}}{V_i} & , \text{ se } V_{bk} < V_i < V_{i_{\max}} \end{cases} \quad (3.6)$$

Considerem-se os esquemas elétricos das Figuras 3.3 e 3.4, que representam o circuito simplificado do DhPA para o nível de potência fraca e forte respetivamente.

A impedância de carga R_L é obtida diretamente a partir de Z_C , na zona de baixa potência, aplicando a transformação de impedâncias realizada pela linha de $\lambda/4$. Assim

$$R_L = \left. \frac{Z_0^2}{Z_C} \right|_{V_i \leq V_{bk}} = \frac{Z_0}{N} \quad (3.7)$$

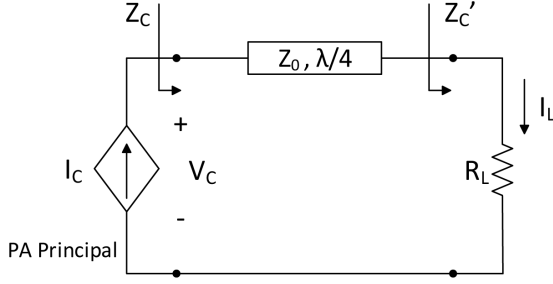


Figura 3.3: Esquema elétrico do DhPA na zona de baixa potência.

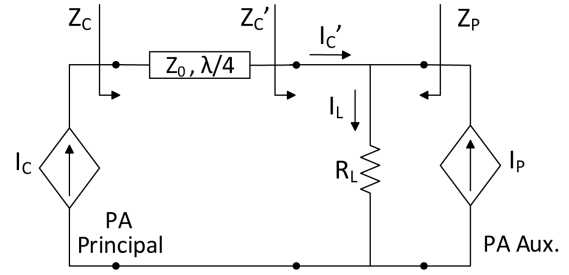


Figura 3.4: Esquema elétrico do DhPA na zona de elevada potência.

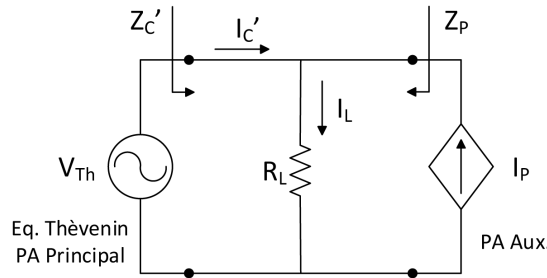


Figura 3.5: Esquema elétrico do DhPA na zona de elevada potência, no qual se representa o PA principal e a linha de transmissão pelo seu equivalente de *Thévenin*.

Para auxiliar a análise do circuito na zona de elevada potência substitui-se a fonte de corrente I_C e a linha de transmissão pelo seu equivalente de *Thévenin*. Considerando que a linha de transmissão não introduz perdas no circuito, este é simplesmente uma fonte de tensão ideal cuja V_{th} é dada por

$$V_{th} = Z_0 I_C e^{-j\frac{\pi}{2}} \quad (3.8)$$

O esquema simplificado está representado na Figura 3.5.

Pretende-se determinar a corrente I_P necessária para produzir a modulação de carga determinada anteriormente. Para tal observa-se que esta pode ser determinada por

$$I_P = I_L - I_C' \quad (3.9)$$

A corrente I_C' pode ser descrita em função de V_{th} e Z_C , que é transformada pela linha de $\lambda/4$. Assim

$$I_C' = V_{th} \frac{Z_C}{Z_0^2} \quad (3.10)$$

A corrente I_L é facilmente determinada uma vez que a tensão V_{th} está aplicada diretamente na carga. Portanto

$$I_L = \frac{V_{th}}{R_L} = V_{th} \frac{N}{Z_0} \quad (3.11)$$

Este resultado prova imediatamente que esta arquitetura de amplificação é linear, uma vez que V_{th} é proporcional a V_i . Porém, isto só se verifica devido à existência da fonte de tensão ideal, que, por sua vez, resulta da assunção de que o dispositivo ativo é ideal. Na prática,

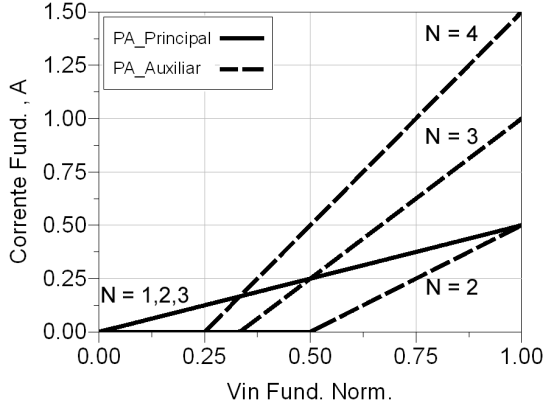


Figura 3.6: Corrente fundamental dos PAs principal e auxiliar em função da amplitude de excitação em tensão de entrada, para três níveis de OBO distintos, representados pelo correspondente rácio N .

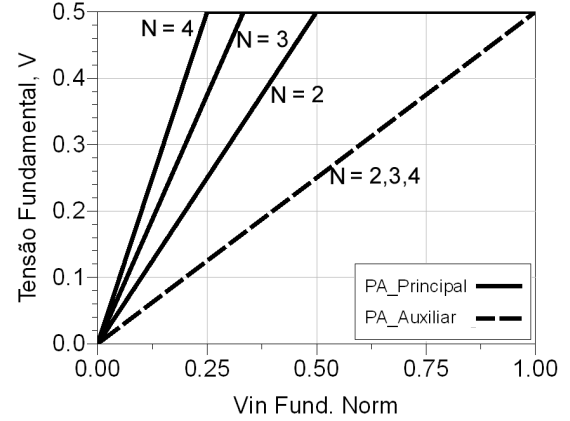


Figura 3.7: Tensão fundamental dos PAs principal e auxiliar em função da amplitude de excitação em tensão de entrada, para três níveis de OBO distintos, representados pelo correspondente rácio N .

os transístores exibem uma característica não-linear e vários elementos parasitas, portanto é esperado que a linearidade seja degradada em implementações reais.

Reescrevendo (3.9), com base nas expressões (3.10) e (3.11), obtém-se

$$I_P = \frac{NV_{th}}{Z_0} - \frac{V_C}{I_C} \frac{V_{th}}{Z_0^2} \quad (3.12)$$

$$= -j \left(NI_C - \frac{1}{2} I_{max} \right) \quad (3.13)$$

$$= -j \frac{1}{2} G_m (NV_i - V_{i,max}) \quad (3.14)$$

$$= -j \frac{1}{2} NG_m V_{i,max} \left(\frac{V_i}{V_{i,max}} - \frac{1}{N} \right) \quad (3.15)$$

Finalmente, a impedância aos terminais do PA auxiliar, Z_P é dada por

$$Z_P = \frac{V_{th}}{I_P} \quad (3.16)$$

$$= Z_0 \frac{V_i}{NV_i - V_{i,max}} \quad (3.17)$$

$$= \frac{Z_0}{N} \frac{\frac{V_i}{V_{i,max}}}{\frac{V_i}{V_{i,max}} - \frac{1}{N}} \quad (3.18)$$

Estes resultados estão de acordo com o esperado, em particular para o caso em que $N = 2$ em que se obtém a modulação de carga tradicional, apresentada no capítulo anterior. As Figuras 3.6 e 3.7 apresentam, respetivamente, as correntes e tensões de cada amplificador, em módulo, simuladas para três valores de OBO distintos, representados pelo valor de N respetivo. Na Figura 3.8 está representada a modulação de carga simulada de cada PA para os mesmos valores de *back-off*.

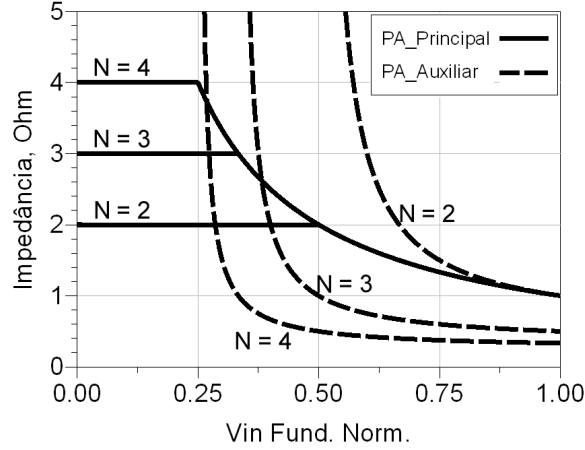


Figura 3.8: Modulação dinâmica de carga dos PAs principal e auxiliar em função da amplitude de excitação de entrada em tensão, para três níveis de OBO distintos, representados pelo correspondente rácio N .

B.2. Linearidade e Rendimento

Para analisar a linearidade no DhPA e obter o rendimento de dreno teórico é necessário, em primeiro lugar, determinar a potência total entregue à carga, P_{LT} , e a potência DC total fornecida pela fonte DC, P_{DC_T} . Uma vez que já se dispõe dos cálculos das correntes e impedâncias do circuito é possível determinar a contribuição de potência de cada PA através das expressões

$$P_{LC} = \frac{1}{2} Z_C |I_C|^2 \quad (3.19)$$

$$= \frac{1}{8} Z_0 V_{i_max} G_m^2 V_i \quad (3.20)$$

$$= \frac{1}{8} V_{max} G_m V_i \quad (3.21)$$

e

$$P_{LP} = \frac{1}{2} Z_P |I_P|^2 \quad (3.22)$$

$$= \frac{1}{8} Z_0 G_m^2 V_i (N V_i - V_{i_max}) \quad (3.23)$$

$$= \frac{1}{8} V_{max} G_m V_i \left(\frac{N V_i}{V_{i_max}} - 1 \right) \quad (3.24)$$

, correspondentes à contribuição do PA principal e auxiliar, respetivamente. Portanto a potência total entregue à carga, P_{LT} , é

$$P_{LT} = \frac{1}{8} \frac{V_{max}}{I_{max}} N G_m^2 V_i^2 \quad (3.25)$$

Cada amplificador contribuiu com uma potência que não é proporcional a V_i^2 e, portanto, operam ambos em modo não-linear. No entanto, a sua soma é linear, como se pode verificar por (3.25). Este resultado prova que o DhPA incorpora um mecanismo que não obedece ao habitual *trade-off* linearidade/rendimento, pelo menos na sua forma ideal aqui estudada.

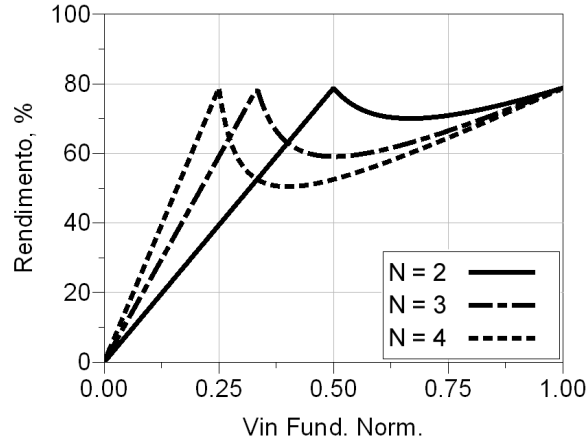


Figura 3.9: Rendimento de dreno (%) do DhPA ideal em função da amplitude de tensão de entrada, para três níveis de OBO distintos.

Calculando agora a potência DC dissipada para cada PA, sabe-se que ambos se encontram polarizados em classe-B. Portanto

$$P_{DC_C} = V_{DC_C} I_{DC_C} = \frac{V_{max} G_m}{2\pi} V_i \quad (3.26)$$

e

$$P_{DC_P} = V_{DC_P} I_{DC_P} = \frac{V_{max} G_m}{2\pi} (N V_i - V_{i,max}) \quad (3.27)$$

são as expressões da potência DC consumida no PA principal e auxiliar, respetivamente. Assim a potência total dissipada é

$$P_{DC_T} = P_{DC_C} + P_{DC_P} = \frac{V_{max} G_m}{2\pi} [(N+1) V_i - V_{i,max}] \quad (3.28)$$

Por definição, o rendimento de dreno é determinado, para o PA principal, através de

$$\eta_C = \frac{P_{LC}}{P_{DC_C}} = \frac{\pi}{4} \quad (3.29)$$

e para o PA auxiliar por

$$\eta_P = \frac{P_{LP}}{P_{DC_P}} = \frac{\pi}{4} \frac{V_i}{V_{i,max}} \quad (3.30)$$

Como esperado, a expressão (3.29) confirma que o PA principal opera com máximo rendimento ao longo de toda a zona de elevada potência. Finalmente o rendimento do DhPA é dado por

$$\eta_T = \frac{P_{LT}}{P_{DC_T}} \quad (3.31)$$

$$\begin{aligned} &= \frac{\pi}{4} \frac{N V_i^2}{(N+1) V_{i,max} V_i - V_{i,max}^2} \\ &= \frac{\pi}{4} \frac{N}{N+1} \frac{V_i^2}{V_{i,max} V_i - \frac{V_{i,max}^2}{N+1}} \end{aligned} \quad (3.32)$$

e está representado na Figura 3.9 para três valores distintos de OBO.

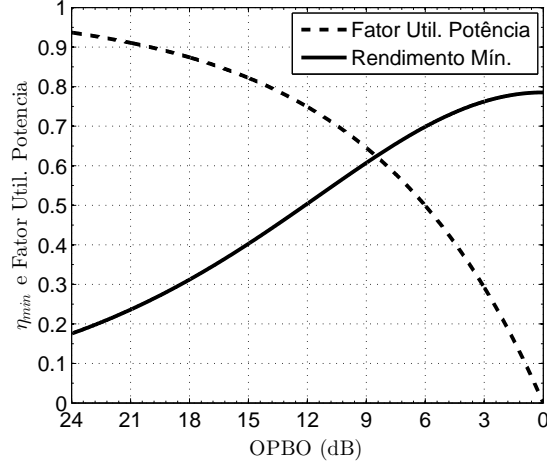


Figura 3.10: Variação do rendimento instantâneo mínimo do DhPA em função do OBO.

A expressão (3.32) exibe dois máximos para $V_i = V_{bk}$ e $V_i = V_{i_{max}}$, em que o rendimento é $\eta_{max} = \pi/4$. Para valores intermédios este valor é degradado uma vez que o PA auxiliar opera com baixo rendimento, tomando um valor mínimo, para $V_i = 2/(N + 1)$, de

$$\eta_{min} = \frac{\pi N}{(N + 1)^2} \quad (3.33)$$

Outra limitação importante é a utilização de potência do PA auxiliar, quando este é realizado com dispositivos iguais em paralelo. O princípio de operação ideal aqui estudado impõe que

$$\frac{G_{mP}}{G_{mC}} = N \quad (3.34)$$

levando a uma capacidade máxima de potência do PA auxiliar N vezes superior à do PA principal. No entanto, o rácio de potência máxima de saída entre ambos é, com base em (3.24) e (3.21), dada por

$$\left. \frac{P_{LP}}{P_{LC}} \right|_{V_i=V_{i_{max}}} = N - 1 \quad (3.35)$$

Portanto, o rácio de utilização de potência do PA auxiliar, isto é o rácio entre a sua potência de saída no limite de excursão do DhPA e a potência máxima que ele é capaz de fornecer é

$$\frac{P_{L-P_{max}}}{P_{L-C_{max}}} \frac{G_{mC}}{G_{mP}} = \frac{N - 1}{N} \quad (3.36)$$

Colocando dispositivos iguais em paralelo não é suficiente para cumprir ambos os requisitos, o que limita a linearidade de implementações com dispositivos iguais tanto para o PA principal como para o auxiliar sem alterações adicionais ao circuito.

Na Figura 3.10, estão representados o rendimento instantâneo mínimo e o fator de utilização de potência do PA auxiliar, em função do nível de OBO para o qual é realizado o DhPA.

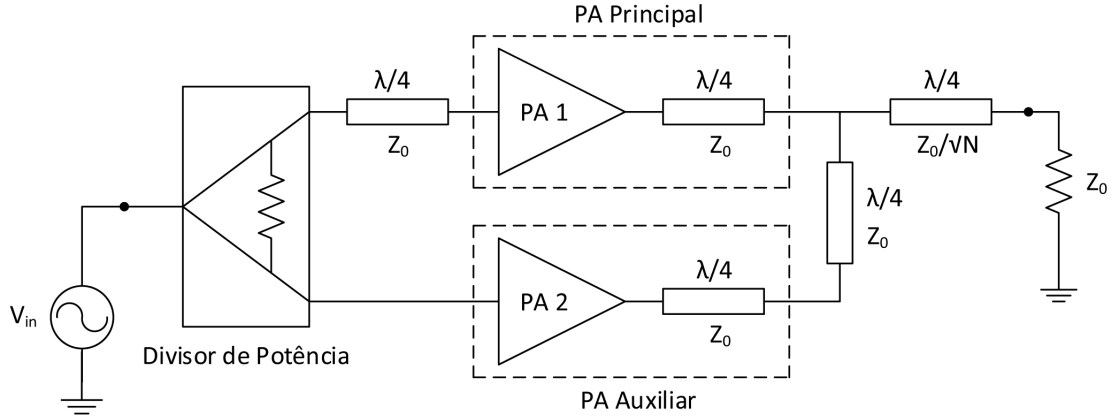


Figura 3.11: Estrutura genérica do DhPA na variante de modulação de carga invertida.

C. Variantes de Implementação

C.1. Modulação de Carga Invertida

Considere-se o esquema elétrico do DhPA apresentado na Figura 3.11, em que se introduziu uma linha de $\lambda/4$ na saída de cada PA e, adicionalmente, se inverteram os ramos de cada PA. As linhas de transmissão podem, por exemplo, representar as malhas de adaptação de saída de cada PA e, neste caso em particular, ao atuarem como inversor de impedâncias, a impedância de saída do PA auxiliar é agora um curto-circuito no plano do combinador de potência, em vez de um circuito aberto. Em consequência, para implementar a configuração estudada anteriormente, seria necessário introduzir novas linhas de transmissão para corrigir esta alteração.

No entanto, a operação em modo *Doherty* é restaurada ao trocar a posição dos PAs. Note-se que o ramo do PA auxiliar apresenta um circuito aberto ao nó de combinação de potência quando o PA 2 está desligado e que o restante circuito de saída é igual ao estudado anteriormente. Quando o ramo do PA auxiliar está ativo, as duas linhas de $\lambda/4$ em série são também equivalentes a ligar diretamente o PA 2 ao nó combinador de potência.

Alternativamente, considerando que cada PA e a respetiva linha de transmissão forma um dispositivo novo, a modulação dinâmica de carga está a ocorrer no terminal intrínseco, da mesma forma que se analisou anteriormente.

C.2. Divisão Assimétrica de Potência

Existem situações em que o rácio entre as correntes dos PAs não é o ideal, frequentemente devido à polarização em classe-C, ou para implementações que utilizem dispositivos iguais. No primeiro caso, a componente fundamental da corrente de saída do PA auxiliar é menor do que a do PA principal que é polarizado em classe-AB. Assim, a modulação de carga não é realizada convenientemente e é insuficiente para impedir a saturação do PA principal ao longo de toda a zona de elevada potência. No segundo caso, apesar da possibilidade de o PA auxiliar poder ser realizado com vários dispositivos em paralelo, não é possível cumprir simultaneamente o requisito de transcondutância e potência máxima em simultâneo, levando a um compromisso entre linearidade e utilização de potência do PA auxiliar.

Para evitar a degradação dos fatores de mérito mencionados, a solução passa por desequilibrar a divisão de potência RF à entrada, no sentido de ajustar o ganho de ambos os PAs e restaurar o rácio de corrente entre eles. A moeda de troca neste caso é o ganho de transdução, dada a maior atenuação no ramo do PA principal. A compensação da transcondutância do PA auxiliar numa configuração simétrica, com dispositivos iguais, acarreta uma diminuição do ganho em 4dB e escala com o aumento do OBO.

Apesar de útil em aplicações que necessitem amplificação linear e elevado OBO, esta técnica deve ser utilizada em conjunto com o escalamento do PA auxiliar, criando um compromisso que permita mitigar a diminuição de ganho resultante.

D. Amplificador Doherty de 3-Andares

Uma desvantagem importante do DhPA tradicional é a progressiva degradação do rendimento na zona de elevada potência à medida que o OBO aumenta, dificultando a sua adaptação a sinais de elevado PAPR.

A principal alternativa surge com o DhPA de 3-andares que consiste numa extensão do mecanismo de modulação de carga por meio de um PA auxiliar adicional, que entra em funcionamento a um novo nível de potência.

A estrutura fundamental desta configuração está representada na Figura 3.12. Na saída, a potência é recombinada através de sucessivas linhas de transmissão de $\lambda/4$ com impedâncias diferentes. O objetivo é garantir que a carga é sucessivamente modulada para manter cada dispositivo ativo na zona de máximo rendimento numa maior gama de OBO. A Figura 3.13 compara o rendimento desta configuração com o obtido no DhPA de 2-andares. A análise do DhPA de 3-Andares, e generalizada a N-andares, é realizada detalhadamente em [13].

Publicações recentes apresentam DhPAs nesta configuração com rendimento superior a 50% na zona de operação em modo *Doherty* [14][15].

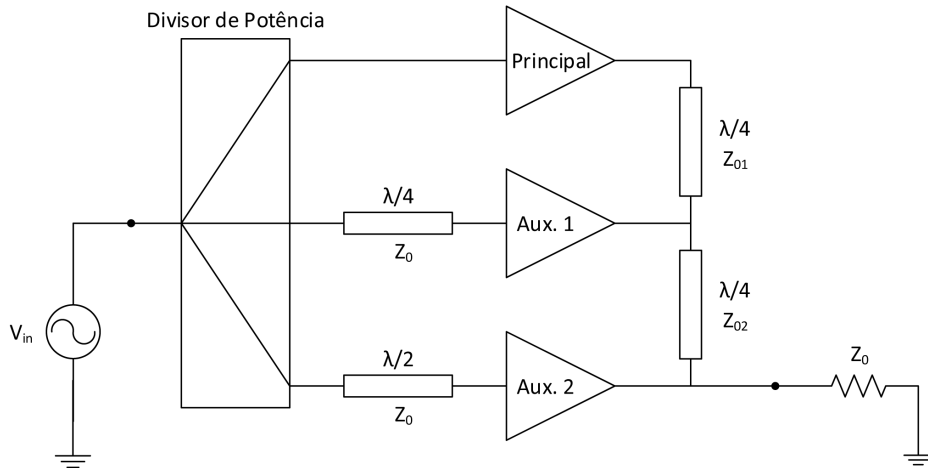


Figura 3.12: Estrutura genérica de um DhPA de 3-Andares.

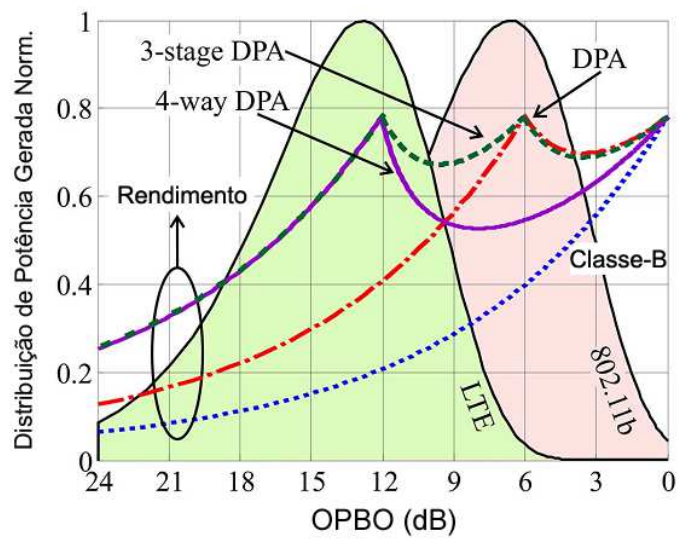


Figura 3.13: Representação do rendimento de várias configurações do DhPA e do PA em classe-B, em função do nível de OBO, sobreposto às PDF típicas dos *standards* LTE e *802.11b*. Retirado de [12].

Capítulo 4

Projeto e Implementação de um PA em Classe AB

A. Objetivos

Devido à impossibilidade de gerar, em laboratório, um sinal de potência suficientemente elevada para fornecer ao DhPA, com os amplificadores disponíveis em laboratório, surge a necessidade de projetar um amplificador adicional que atue como um excitador fiável.

O dispositivo ativo disponível é o MRF8S18120HR3 do fabricante *Freescale Semiconductors* [16]. Trata-se de um transistor de efeito de campo (FET), pré-adaptado internamente, especialmente concebido para aplicações GSM. As malhas internas de pré-adaptação facilitam a utilização do dispositivo, ao aumentar a impedância ótima no plano do dreno extrínseco e dessensibilizar o efeito da impedância às frequências harmónicas. Assim, as malhas de adaptação serão projetadas tendo em conta as impedâncias pretendidas às frequências correspondentes à banda de operação.

O projeto é realizado recorrendo ao software de simulação *Advanced Design System* (ADS) e *Momentum*, ambos da empresa *Keysight Technologies*. O excitador projetado terá que atingir os fatores de mérito indicados na Tabela 4.1.

Classe de Operação	Banda de Freq.	P1dB	$\eta_D @ P_{1dB}$	G_T	ΔG_T
AB	1.76GHz - 1.92GHz	>100 W	>55 %	>19dB	<0.5 dB

Tabela 4.1: Fatores de mérito alvo para o projeto do excitador.

Numa primeira fase realiza-se o projeto de todos os elementos recorrendo ao modelo de circuito do substrato, obtendo-se uma versão do amplificador que constitui a primeira aproximação da solução do problema.

A segunda fase consiste na caracterização eletromagnética das malhas de adaptação recorrendo ao simulador *Momentum*, obtendo-se os parâmetros-S com maior precisão para o substrato utilizado. Com estes dados ajusta-se o PA por forma a otimizar os seus fatores de mérito e procede-se à elaboração do *layout* para implementação.

B. Projeto em Ambiente de Simulação

B.1. Caraterização do Dispositivo Ativo

Antes de iniciar o projeto do PA, simulou-se o modelo do dispositivo disponibilizado pelo fabricante por forma a observar as caraterísticas DC, analisar a estabilidade e obter as curvas de potência e rendimento através de uma simulação *loadpull*.

As Figuras 4.1 e 4.2 apresentam a variação da corrente de dreno em função da tensão V_{GS} e V_{DS} , respetivamente. Por indicação do fabricante, polarizar-se-á o transistor em classe AB com $I_{DS} = 800mA$ e $V_{DS} = 28V$. Esta polarização corresponde à de um dispositivo ideal (linear por ramos) em classe B, e conduz a um compromisso ótimo entre linearidade (ímpar) e rendimento.

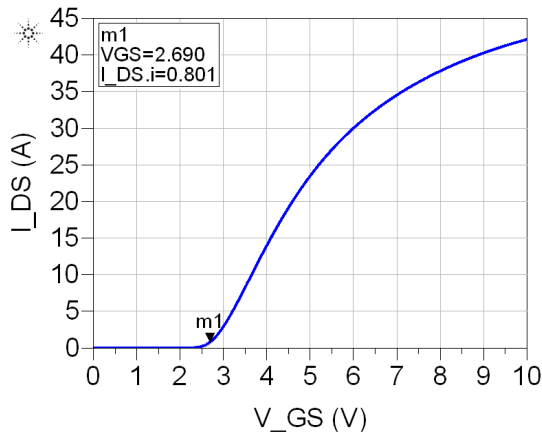


Figura 4.1: Curva caraterística DC do dispositivo ativo (I_{DS} vs V_{GS} @ $V_{DS} = 28V$).

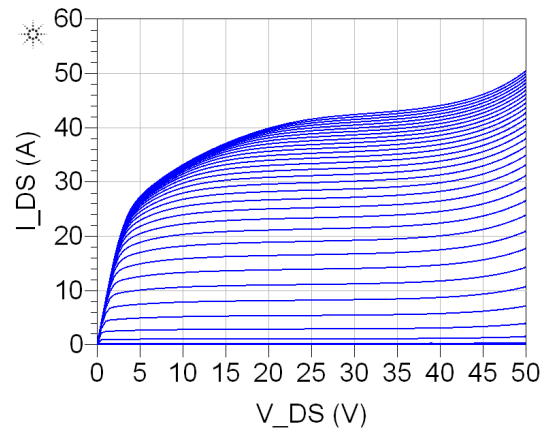


Figura 4.2: Curvas caraterísticas DC do dispositivo ativo (I_{DS} vs V_{DS}).

A Figura 4.3 apresenta o fator de estabilidade, K , e a medida de estabilidade, B , calculados a partir dos parâmetros-S do transistor, obtidos por simulação até 5GHz. Verifica-se que as condições de estabilidade incondicional ($K > 1$ e $B1 > 0$) são cumpridas dentro da banda de operação mas é potencialmente instável em várias regiões fora da banda. Para a região de baixa frequência a estabilidade é determinada pelas terminações de impedância na malha de polarização e, portanto, uma forma de estabilizar o circuito é introduzir uma resistência em série nessa malha. Após o projeto das malhas de adaptação realiza-se novamente esta análise e, caso o PA continue potencialmente instável a frequências mais elevadas, ajustam-se para assegurar a estabilidade incondicional.

Por forma a analisar o comportamento do dispositivo ativo em regime não linear para elevada potência de entrada, realizou-se uma simulação *load-pull* sob excitação CW. Obtiveram-se, assim, os contornos de rendimento e potência de saída a 1dB de compressão para as várias frequências de projeto, apresentados na Figura 4.4. Para melhor visualização, apresentam-se apenas os contornos de potência e rendimento correspondentes à frequência central de 1.84GHz.

Identificam-se na Tabela 4.2 as impedâncias que permitem obter o máximo rendimento, Z_{eff} , e a máxima potência a 1dB de compressão, Z_{pow} , respetivamente, também para as restantes frequências na banda de operação relevantes para o projeto.

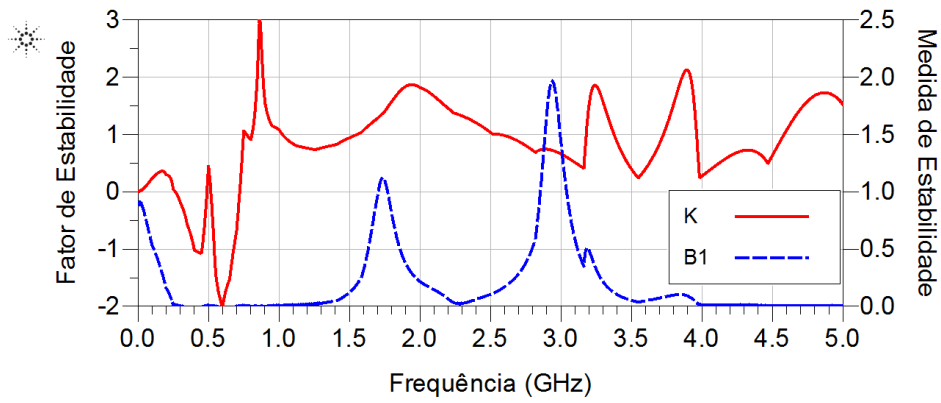


Figura 4.3: Fator e medida de estabilidade do dispositivo ativo, em regime de sinal fraco.

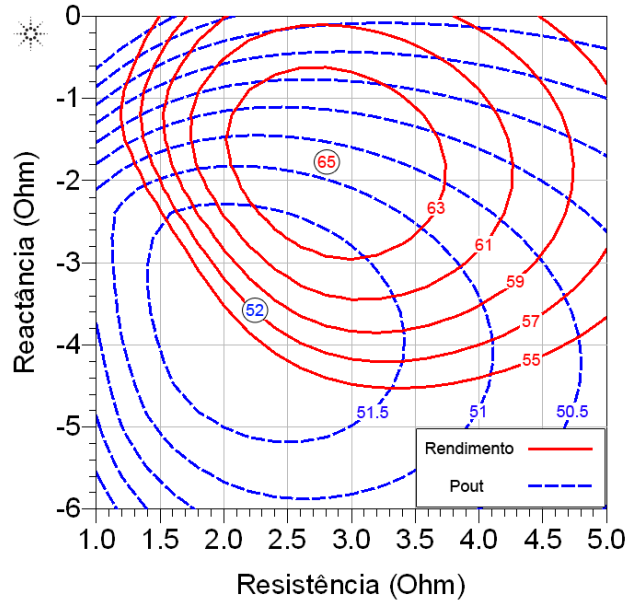


Figura 4.4: Curvas de rendimento (%) e potência de saída (dBm) a 1dB de compressão de ganho, para a frequência de 1.84GHz.

Freq. (GHz)	Z_{eff} (Ω)	Z_{pow} (Ω)	η (%) (@ Z_{eff} /@ Z_{pow})	P_{1dB} (dBm) (@ Z_{eff} /@ Z_{pow})
1.760	$3.7 - j2.0$	$2.1 - j3.5$	63.5 / 56.4	50.5 / 51.5
1.805	$3.2 - j1.6$	$2.2 - j3.6$	64.1 / 57.5	50.6 / 51.6
1.840	$2.9 - j1.7$	$2.3 - j3.6$	65.1 / 56.7	50.9 / 51.9
1.880	$2.5 - j1.8$	$2.4 - j3.4$	64.4 / 56.8	50.3 / 51.6
1.920	$2.3 - j1.9$	$2.5 - j3.3$	64.6 / 57.1	50.5 / 51.6

Tabela 4.2: Caraterização do dispositivo ativo, obtida em simulação, na banda 1.76GHz-1.920GHz quanto ao máximo rendimento e potência de saída a 1dB de compressão de ganho.

As impedâncias obtidas em simulação relativas à potência de saída são ligeiramente diferentes das indicadas na ficha técnica do fabricante, apresentadas na Tabela 4.3. Uma vez que não são indicadas na ficha técnica as impedâncias que maximizam o rendimento a 1dB de compressão de ganho, optou-se por utilizar o conjunto de impedâncias respetivo que foi obtido pela simulação *load-pull*.

Freq. (GHz)	Z_{pow} (Ω)	$P_{1\text{dB}}$ (dBm)
1.805	$1.14 - j4.65$	51.6
1.840	$1.04 - j4.88$	51.5
1.880	$0.94 - j4.59$	51.3

Tabela 4.3: Impedâncias ótimas para máxima potência de saída a 1dB de compressão de ganho, indicadas pelo fabricante na ficha técnica do dispositivo ativo [16].

O substrato disponível para implementação é o *Arlon 25N*, cujos parâmetros relevantes para a simulação são os indicados na Tabela 4.4 [17]. Em projetos anteriores, a permissividade relativa foi determinada experimentalmente e revelou-se superior ao indicado pelo fabricante.

Designação	Altura do substrato	Altura do condutor	ϵ_r	Tangente de perdas
25N	0.762 mm	0.035 mm	3.55	0.0025

Tabela 4.4: Parâmetros utilizados no modelo de simulação do substrato *Arlon 25N*.

B.2. Malha de Adaptação da Saída

Uma vez que o *datasheet* do transistor apresenta um *layout* de teste (Apêndice A), optou-se por manter a estrutura da malha em degraus e alterar apenas as dimensões por forma a realizar a adaptação pretendida. O projeto foi realizado com recurso a um processo de otimização, que consiste no ajuste automático e iterativo das dimensões das linhas de transmissão, tomando uma condição inicial próxima das impedâncias pretendidas. Para tal, foi replicada no simulador a malha do *layout* de teste do fabricante e inseriu-se um degrau adicional para facilitar a adaptação em toda a banda de operação. A Figura 4.5 apresenta o modelo da malha de saída utilizado e as dimensões das linhas que permitem efetuar a adaptação corretamente para a largura de banda de projeto.

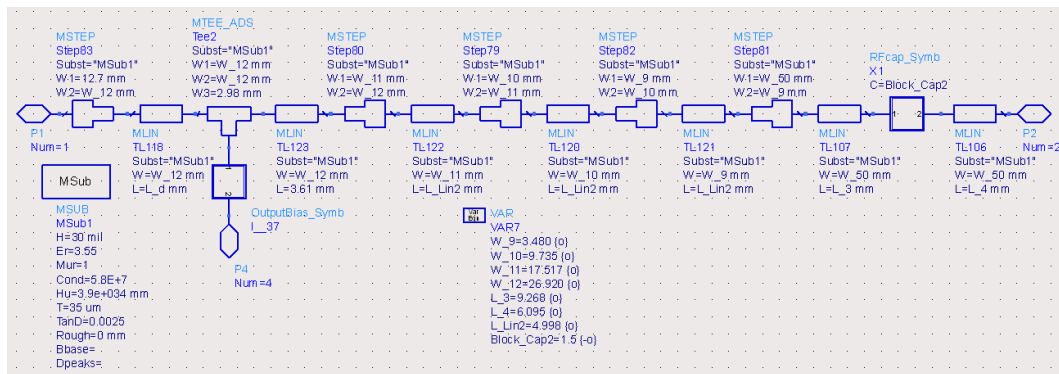


Figura 4.5: Estrutura e parâmetros finais da malha de adaptação de saída projetada em simulação.

A alimentação do dispositivo ativo é realizada através de uma linha de transmissão terminada em curto-circuito, criado por um condensador de 10 pF à massa. Utilizou-se o modelo dos condensadores de RF disponíveis em [18]. O comprimento da linha foi determinado em conjunto com os restantes parâmetros da malha de adaptação da saída e, portanto, não foi fixa em um quarto de comprimento de onda. Finalmente, mantiveram-se os condensadores de filtragem DC indicados pelo fabricante. São estes condensadores que fornecem a corrente nos picos de potência de saída, diminuindo o *ripple* da tensão de alimentação no dreno do transistor. As Figuras 4.6 e 4.7 apresentam as impedâncias apresentadas ao dreno extrínseco do transistor e o *layout* da malha projetada, respetivamente.

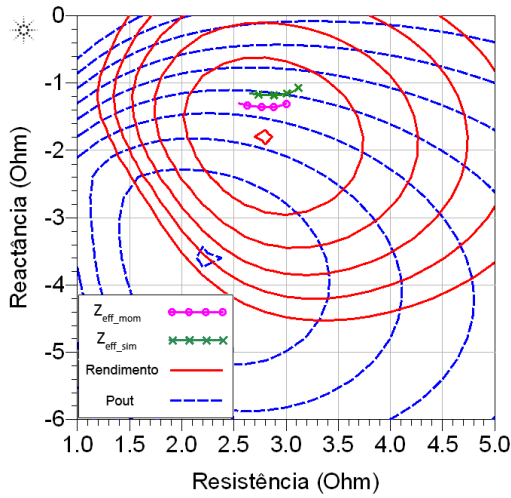


Figura 4.6: Sobreposição das impedâncias apresentadas ao dreno extrínseco do transistor e dos contornos de potência de saída e rendimento da simulação *loadpull*.

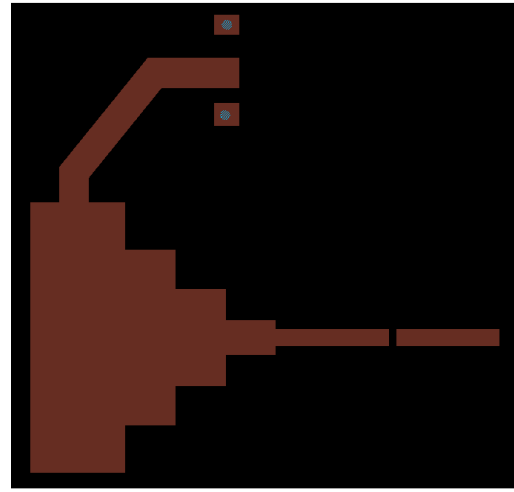


Figura 4.7: Layout da malha de adaptação de saída projetada e utilizada na simulação eletromagnética.

B.3. Malha de Adaptação da Entrada

À semelhança da malha de saída, manteve-se a estrutura em degraus e determinaram-se as suas dimensões para atingir os objetivos pretendidos. O projeto desta malha foi realizado já com o dispositivo ativo e a malha de adaptação de saída, por forma a favorecer-se a minimização da variação das características AM-AM e AM-PM em toda a banda de frequências em detrimento de uma simples adaptação ao conjugado da impedância de entrada do dispositivo. No entanto, evitou-se uma perda excessiva de ganho fixando um limite mínimo de 19dB, conforme o objetivo estipulado. Foi adicionado um degrau (*step*) adicional na malha para facilitar a adaptação em toda a largura de banda. A Figura 4.8 apresenta a estrutura final da malha de adaptação de entrada e as dimensões finais das linhas.

A estabilidade do amplificador é garantida através de duas resistências em série na malha de polarização de entrada, cuja função é introduzir perdas a baixa frequência e diminuir, assim, o ganho a essas frequências. Numa fase inicial utilizaram-se os valores das resistências indicadas pelo fabricante, que poderão ser ajustadas caso não se verifique a estabilidade incondicional a baixas frequências.

A Figura 4.9 apresenta: o conjugado da impedância de entrada do dispositivo, em sinal

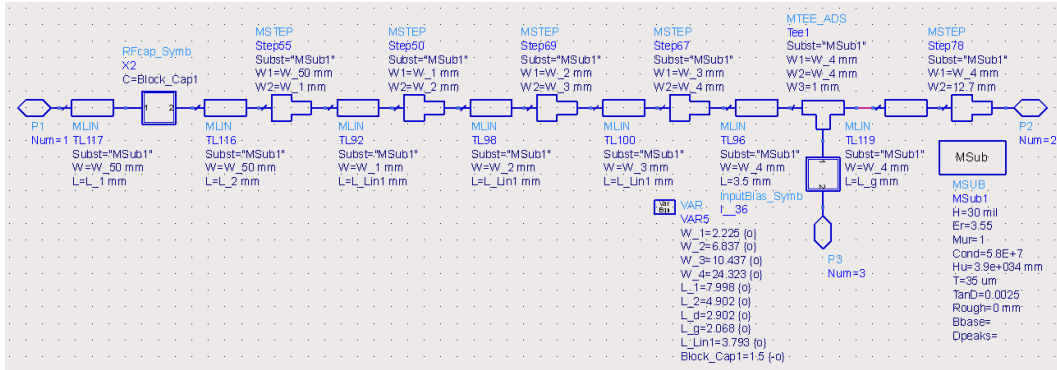


Figura 4.8: Estrutura e parâmetros finais da malha de adaptação de entrada projetada em simulação.

fraco, medido pelo fabricante; o conjugado da impedância de entrada, para sinal forte e em função da frequência, obtido em simulação do transistor com a malha de adaptação de saída; e as impedâncias apresentadas ao transistor pela malha de adaptação de entrada projetada. Na Figura 4.10 é apresentado o *layout* da malha projetada que foi utilizado para a simulação eletromagnética.

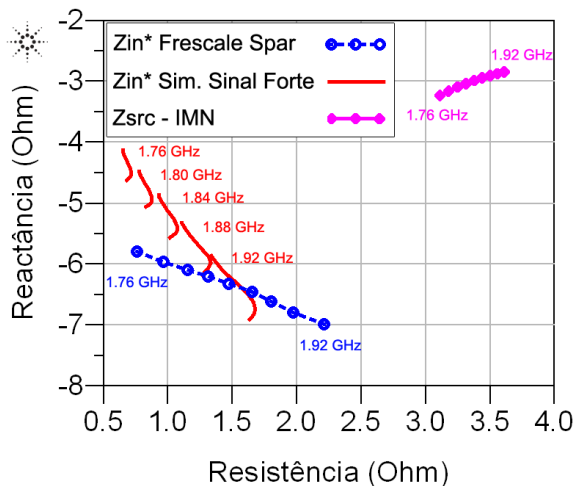


Figura 4.9: Impedâncias de entrada do dispositivo na banda de frequências do projeto indicadas pelo fabricante e obtidas por simulação do modelo em regime de sinal forte. Adicionalmente, representação das impedâncias apresentadas ao dispositivo às frequências de projeto, realizadas pela IMN.

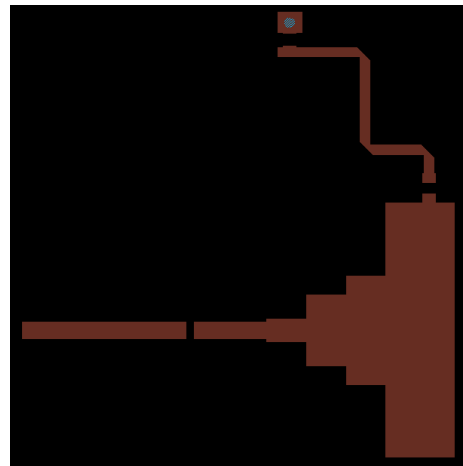


Figura 4.10: *Layout* da malha de adaptação de entrada projetada utilizada para a simulação eletromagnética, à exceção dos detalhes de implementação da malha de polarização.

As Figuras 4.11, 4.12 e 4.13 apresentam, respectivamente, a característica AM-AM, o rendimento de dreno e a característica AM-PM em função da potência de saída, na gama dos 1.76GHz aos 1.92GHz. Para melhor visualização, a Figura 4.14 apresenta estes fatores de mérito no ponto de 1dB de compressão de ganho.

Efetua-se em seguida a análise de estabilidade do PA projetado em regime de sinal forte. Para tal simularam-se os parâmetros S do PA quando excitado com níveis de potência disponível entre 0dBm e 33dBm, na gama de frequências de operação. A Figura 4.15 apresenta o

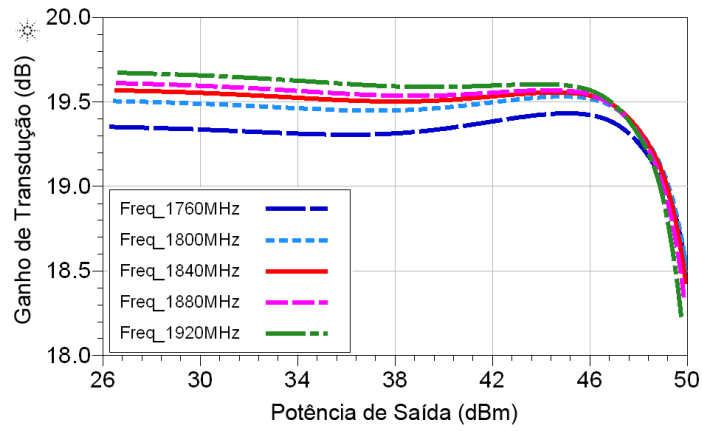


Figura 4.11: Ganho de transdução simulado em função da frequência.

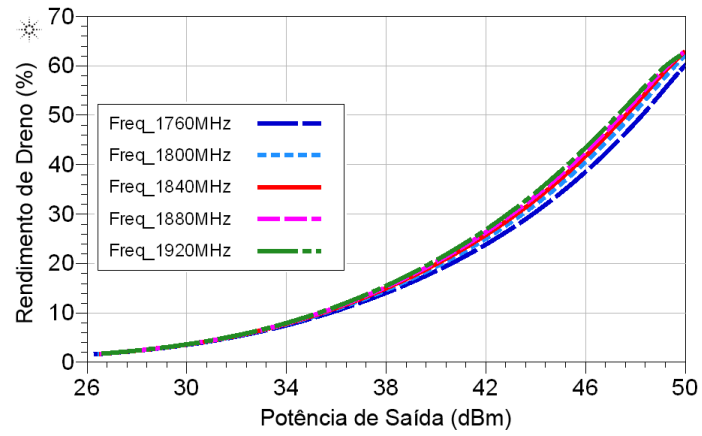


Figura 4.12: Rendimento de dreno obtido por simulação em função da frequência.

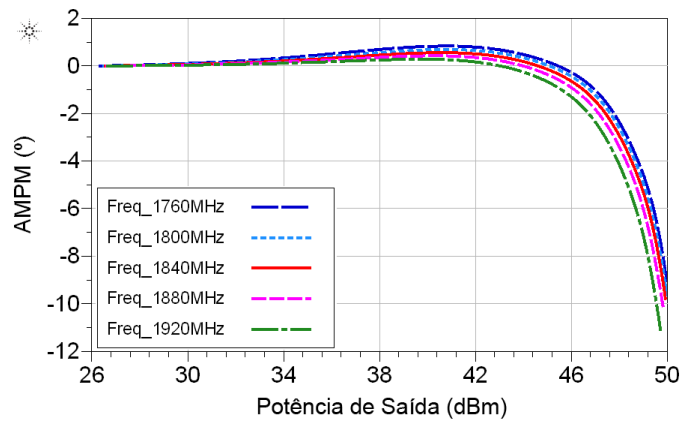


Figura 4.13: Estrutura da bancada de teste para a realização das medidas experimentais do PA em classe-AB implementado.

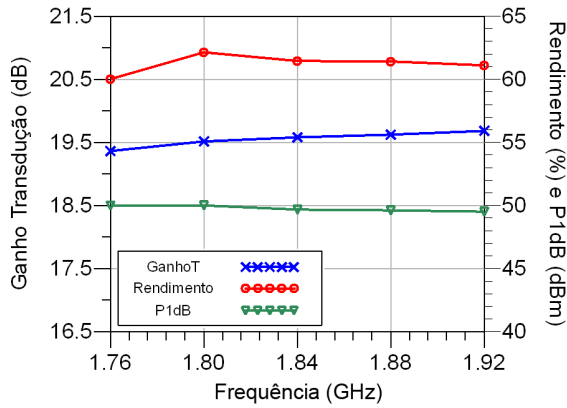


Figura 4.14: Estrutura da bancada de teste para a realização das medidas experimentais do PA em classe-AB implementado.

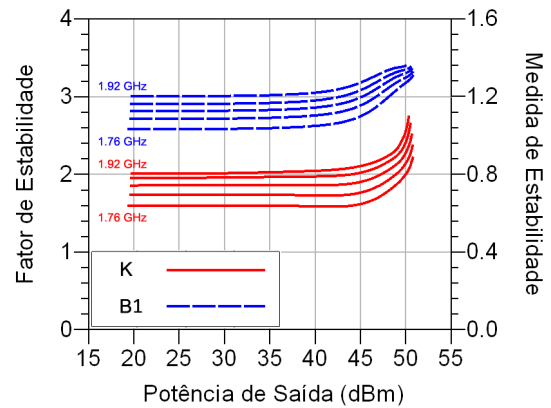


Figura 4.15: Fator e medida de estabilidade na banda de frequências de operação, em regime de sinal forte, do PA excitador projetado.

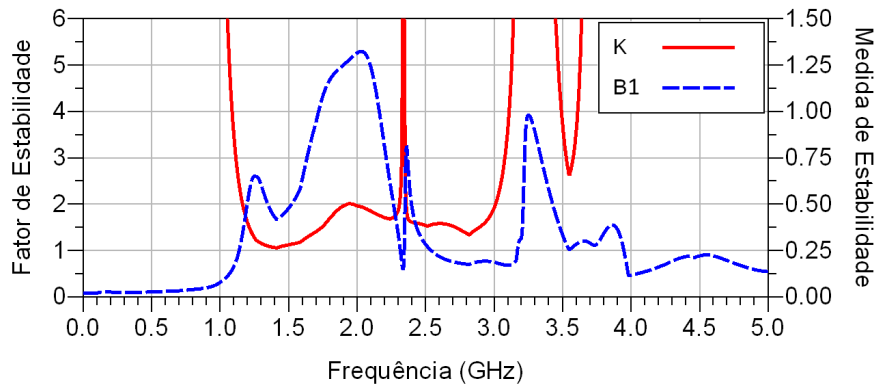


Figura 4.16: Fator e medida de estabilidade, em regime de sinal fraco e até 5GHz, do PA projetado (com estabilização na malha de polarização).

fator e medida de estabilidade calculados, verificando-se que o PA projetado é estável dentro da banda de operação independentemente do nível de excitação na entrada.

Finalmente, a Figura 4.16 apresenta o fator e medida de estabilidade, em regime de pequeno sinal, fora da banda de operação e incluindo as resistências de estabilização na malha de polarização da entrada. Verifica-se que o PA implementado é incondicionalmente estável até 5GHz, e, portanto, não se efetuaram alterações aos valores das resistências de estabilização indicadas pelo fabricante. Adicionalmente, ao introduzir as malhas de adaptação no circuito, dissipou-se a potencial instabilidade em frequências perto da banda de operação que se tinham identificado inicialmente, sem requerer tratamento adicional.

B.4. *Layout* e Simulação Eletromagnética

Uma vez realizado o projeto no simulador de circuitos, é agora necessário completar o *layout* para posterior implementação. Neste ponto é tem-se em linha de conta todos os elementos que permitirão a montagem do PA, nomeadamente a posição dos parafusos de fixação do *Printed-Circuit Board* (PCB) à base em alumínio, as dimensões reais de todos os elementos concentrados e a colocação adequada das vias de ligação à massa, tanto para os

elementos concentrados que assim o necessitem como para as zonas onde se colocarão os parafusos de fixação à estrutura de suporte.

A Figura 4.17 apresenta o *layout* final elaborado. Realizou-se uma simulação eletromagnética da estrutura completa para confirmar os resultados obtidos anteriormente e que os elementos introduzidos nesta fase não alteram significativamente o desempenho do PA.

Projetou-se ainda uma caixa em alumínio que tem como principal função conter possíveis emissões de radiação eletromagnética e conferir maior resistência ao amplificador. As conexões são realizadas por meio de filtros *feedthrough* para a alimentação DC e conectores SMA para o caminho RF. A Figura 4.18 apresenta uma fotografia do PA implementado.

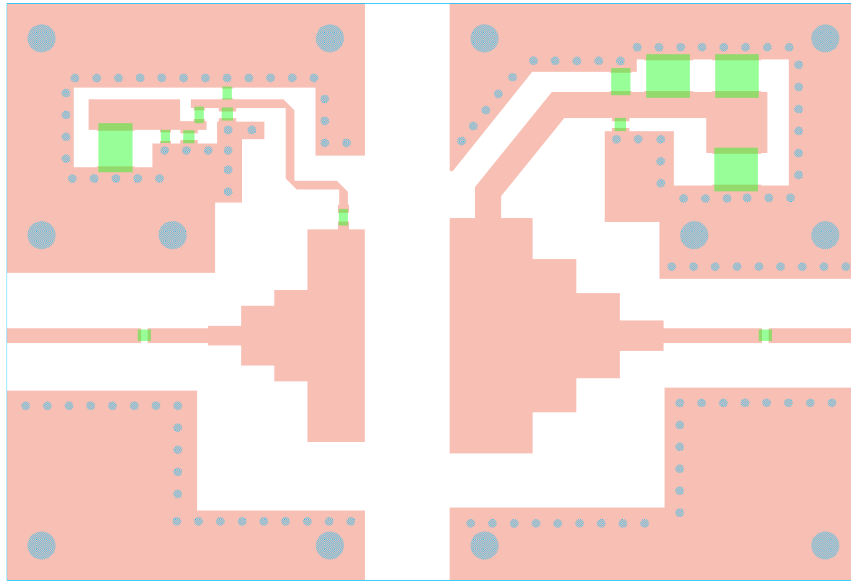


Figura 4.17: Layout completo do PA excitador em classe-AB projetado.

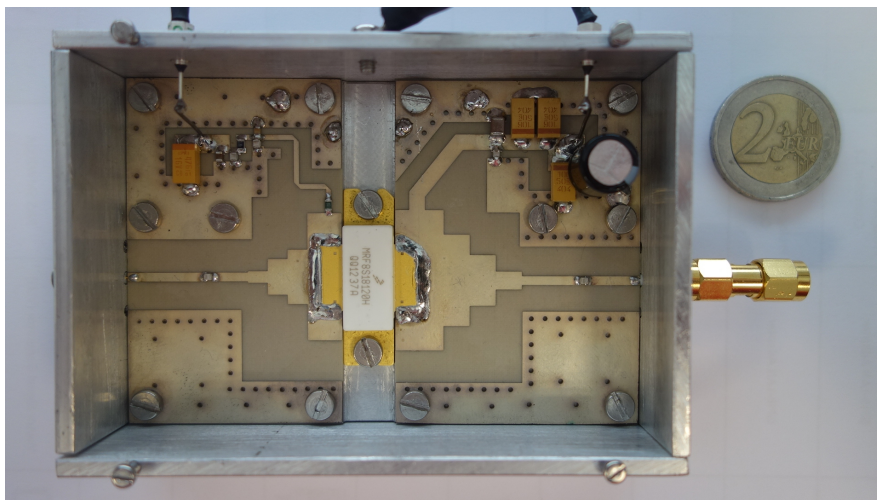


Figura 4.18: Fotografia do PA implementado.

C. Validação Experimental

O *setup*, cuja estrutura é apresentada na Figura 4.19, é constituído por um gerador de sinais vetorial (*Vector Signal Generator* (VSG)), um PA excitador comercial, um isolador para a banda de interesse, o PA implementado, atenuadores e um analisador de redes vetorial (*Vector Network Analyzer* (VNA)).

Utilizou-se um isolador de potência para proteger o PA comercial, garantindo uma atenuação de 20dB da potência refletida da entrada do PA em teste. Adicionalmente, dada a elevada potência de saída do PA implementado, torna-se necessário utilizar um atenuador de 50dB por forma a não danificar o analisador de sinais, que admite um máximo de apenas 20dBm.

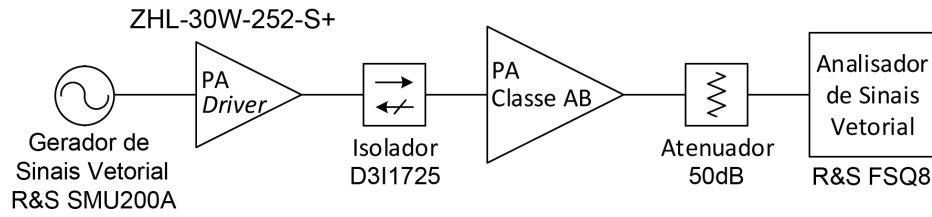


Figura 4.19: Estrutura da bancada de teste para a realização das medidas experimentais do PA em classe-AB implementado.

C.1. Caraterização CW Pulsada

Tratando-se de um PA de média potência é necessário assegurar que a potência dissipada pelo transistor não leva ao sobreaquecimento da junção durante o seu normal funcionamento. Assim, além da necessidade de utilizar dissipadores ativos, a caraterização será feita com excitação CW pulsada com 150us de período e *duty-cycle* de 7%, o que reduzirá a dissipação de potência efetiva no transistor.

Determinou-se a tensão $V_{GS} = 2.63V$ que produz a corrente de dreno, I_{DS} , de 0.8A com $V_{DS} = 28V$, correspondente ao ponto de polarização do projeto. Em seguida prosseguiu-se à caraterização do PA implementado.

As Figuras 4.20, 4.21 e 4.22 apresentam respetivamente o ganho de transdução, o rendimento e a corrente DC calculadas a partir das medidas experimentais. Este cálculo é possível uma vez que se conhece o perfil de potência de excitação num período. Portanto, apesar de se medir apenas a corrente média, calcula-se, indiretamente, a potência de pico e o rendimento. A informação detalhada dos fatores de mérito nos pontos de interesse é indicada na tabela 4.5.

Freq. (GHz)	G_T (dB)	P_{1dB} (dBm)	η (%)
1.805	15.8	49.9	49
1.840	16.0	49.4	49
1.880	15.6	48.6	44

Tabela 4.5: Figuras de mérito experimentais do PA implementado, obtidas por caraterização pulsada ($T = 150\mu s$, Duty-cycle = 7%), a 1dB de compressão de ganho e para três frequências dentro da banda de projeto.

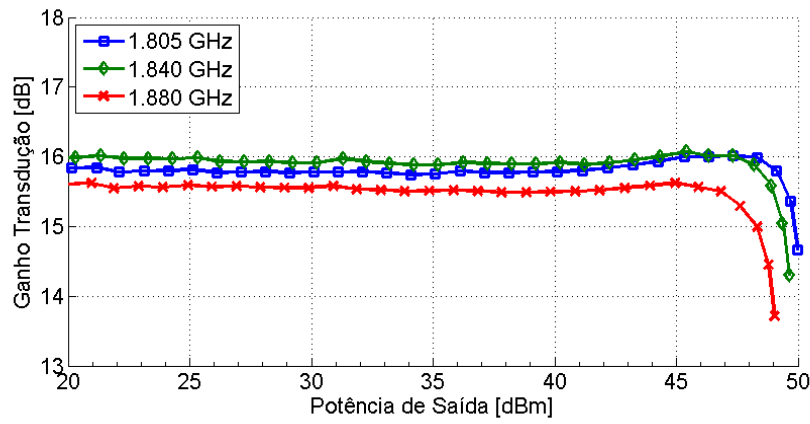


Figura 4.20: Ganho de transdução experimental, em dB, em função da potência de saída.

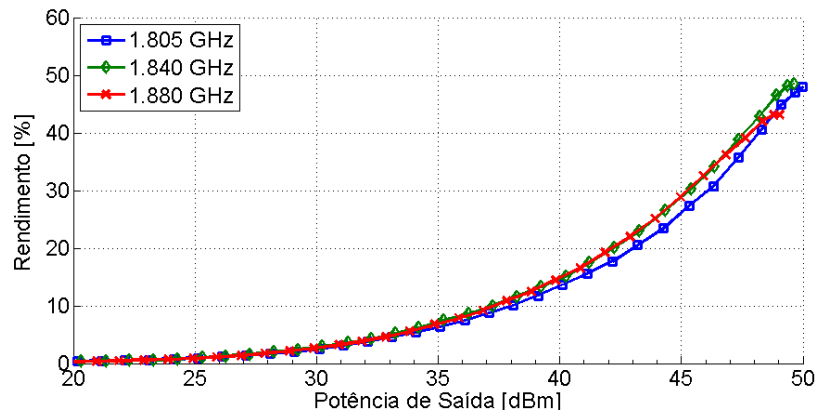


Figura 4.21: Rendimento experimental, em percentagem, em função da potência de saída.

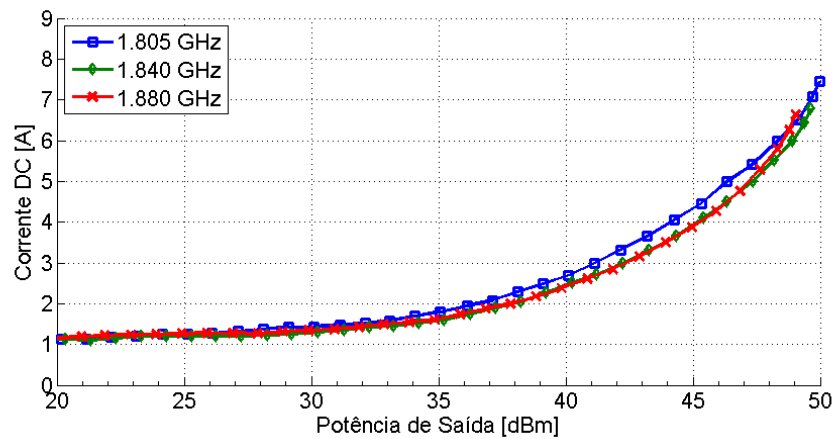


Figura 4.22: Corrente DC experimental em função da potência de saída.

C.2. Caraterização com Sinal LTE

Para observar o desempenho do PA quando excitado com sinais modulados em amplitude e fase, foi gerado um sinal LTE com modulação *Orthogonal Frequency-Division Modulation* (OFDM) e 10.6dB PAPR, para as frequências centrais de 1.840 GHz e 1.880 GHz com 10 MHz de largura-de-banda. A polarização do dispositivo não sofreu alteração.

As caraterísticas AM-AM e AM-PM experimentais estão apresentadas nas figuras 4.23 e 4.24, respetivamente.

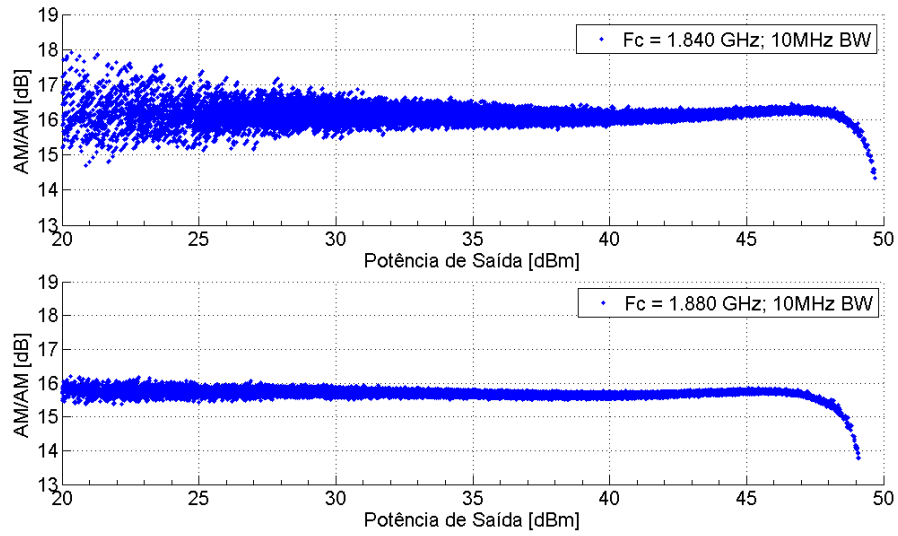


Figura 4.23: Caraterística AM-AM experimental em função da potência de saída, com um sinal LTE às frequências centrais de 1.840GHz e 1.880GHz, com 10MHz de largura de banda e 10.6dB PAPR.

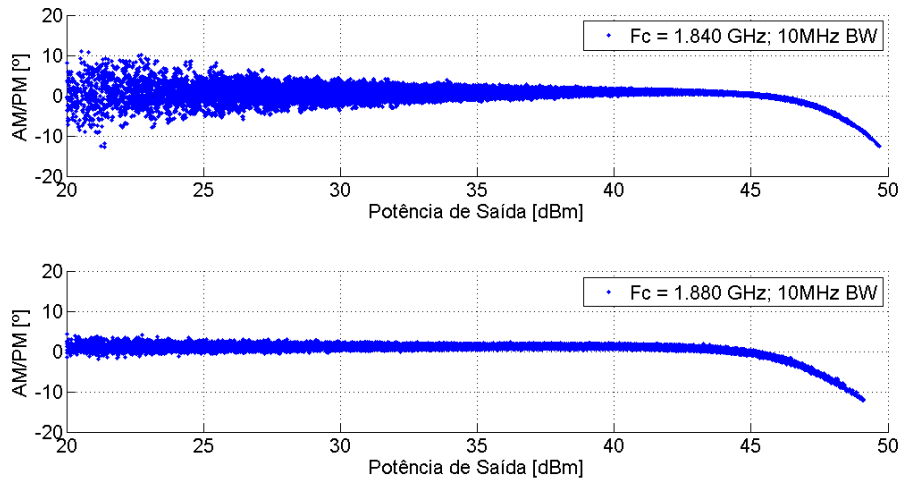


Figura 4.24: Caraterística AM-PM experimental em função da potência de saída, com um sinal LTE às frequências centrais de 1.840GHz e 1.880GHz, com 10MHz de largura de banda e 10.6dB PAPR.

D. Análise e Discussão de Resultados

Para melhor análise e comparação de resultados, a Tabela 4.6 apresenta os fatores de mérito obtidos em simulação e os experimentais, nos pontos de maior relevância.

A potência de saída está próxima do previsto em simulação, obtendo-se maior potência para 1.805GHz, cerca de 50dBm, e diminuindo para os 48.6dBm a 1.88GHz. Contudo o ganho do PA está cerca de 3.6dB abaixo do esperado (4dB a 1.88GHz), uma diferença significativa que levanta a suspeita de alteração da adaptação realizada pela malha de entrada devido às tolerâncias dos elementos que a constituem e/ou uma imprecisão no modelo do fabricante, no que respeita à impedância de entrada do dispositivo.

Uma forma de identificar a fonte do problema seria medir os parâmetros-S da malha de adaptação da entrada. No entanto, devido ao seu elevado rácio de transformação, as medidas seriam suscetíveis a um elevado erro experimental, incompatível com a precisão necessária para analisar o problema. Seria, assim, necessário implementar uma nova malha de adaptação, por exemplo incluindo um *taper* exponencial ou *Klopfenstein*.

A alternativa encontrada foi determinar os parâmetros-S do PA despolarizado, com as ligações de alimentação em curto-circuito com a massa. Este teste permite comparar os coeficientes de reflexão de entrada e de saída com o esperado em simulação, ambos apresentados nas Figuras 4.25 e 4.26.

O coeficiente de reflexão à entrada é próximo do esperado, o que indicia apenas uma pequena variação na adaptação realizada pela malha de entrada e/ou da impedância de entrada do transistor que pode ser atribuída às tolerâncias dos componentes discretos que a constituem. Neste caso, os principais elementos a contribuir para este desvio seriam o condensador de 1.5pF em série no caminho RF e o condensador de 10pF à entrada da malha de polarização.

Em oposição, existe um desvio significativo no coeficiente de reflexão na saída que não pode ser atribuído apenas à tolerância dos componentes e processo de fabrico da PCB. Assim, a impedância de saída do transistor em corte indicada pelo modelo pode ser imprecisa ou a malha de saída implementada terá sofrido uma alteração ao projetado durante o fabrico ou montagem. Em particular, se a montagem não assegurar uma impedância baixa o suficiente entre a estrutura de suporte e o dispositivo (e a PCB), a elevada corrente que circula no PA pode desenvolver uma tensão indesejada que altera as características do dispositivo. Apesar desta constatação, e caso seja este o principal problema, a impedância que é realmente apresentada ao dreno extrínseco não sortiu uma alteração significativa da potência de saída, que continua a localizar-se na curva de potência desejada.

No entanto, o rendimento de dreno calculado encontra-se cerca de 11 pontos percentuais abaixo do esperado, 16% em particular para a frequência de 1.88GHz. Estes resultados revelam que o dispositivo consome uma potência mais elevada do que o previsto, uma vez que já se concluiu que a potência de saída esta dentro do esperado, tal como se pode confirmar na Figura 4.27. Assim, a alteração identificada na malha de adaptação de saída poderá ter deslocado a impedância apresentada ao dispositivo para uma zona de menor rendimento, apesar de se manter na mesma curva de potência.

Em relação ao teste realizado com o sinal LTE observa-se pelas características AM-AM e AM-PM que o PA exhibe menores efeitos de memória para a frequência central de 1.88GHz e, portanto, opera com menor distorção. Por esta razão será favorável efetuar os testes ao DhPA a esta frequência.

Freq. (GHz)	G_T (dB)		P_{1dB} (dBm)		η (%)	
	Simul.	Experim.	Simul.	Experim.	Simul.	Experim.
1.805	19.5	15.8	50.0	49.9	62	49
1.840	19.6	16.0	49.8	49.4	62	49
1.880	19.6	15.6	49.7	48.6	61	44

Tabela 4.6: Quadro resumo dos principais fatores de mérito simulados e experimentais do PA em classe-AB implementado, para as três frequências a que foi caracterizado experimentalmente.

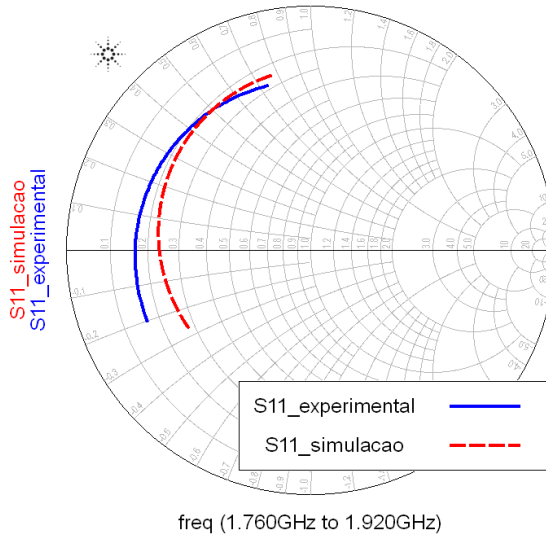


Figura 4.25: Coeficiente de reflexão simulado e experimental à entrada do PA em classe-AB implementado.

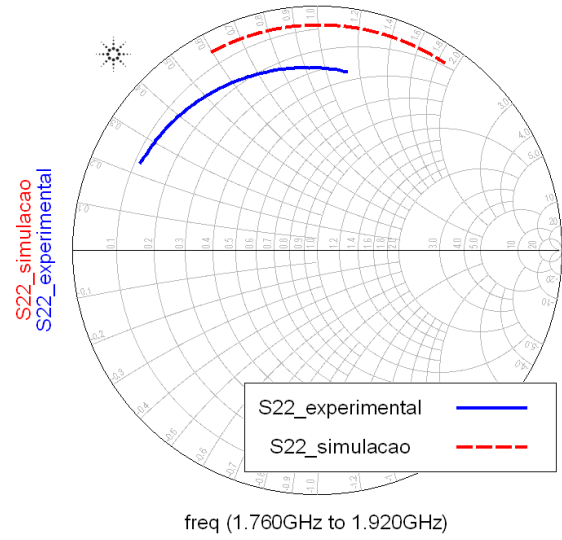


Figura 4.26: Coeficiente de reflexão simulado e experimental à saída do PA em classe-AB implementado.

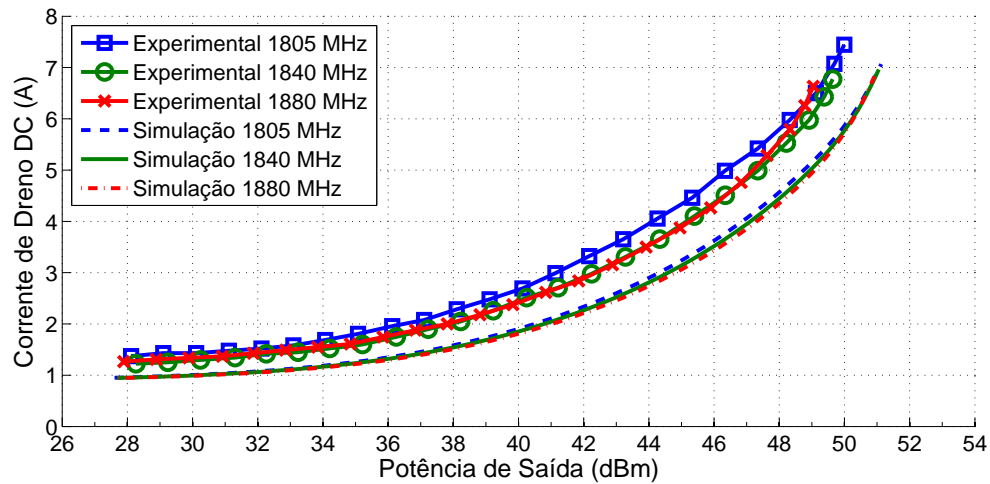


Figura 4.27: Corrente de dreno experimental e obtida em simulação, evidenciando o maior consumo do dispositivo face ao simulado.

E. Sumário

Neste capítulo foi realizado o projeto e implementação de um PA em classe AB que permite gerar em laboratório um sinal com potência suficiente para o teste do DhPA a implementar.

O projeto favorece sobretudo a maximização de rendimento e a minimização da distorção AM-AM e AM-PM para que seja passível de utilização como PA excitador de amplificadores de elevada potência neste e em outros projetos futuros.

Apesar da degradação significativa de ganho e rendimento face ao projetado, as malhas do PA implementado poderão ser fisicamente ajustadas para os compensar. Este ajuste não foi realizado uma vez que não é determinante para o teste do DhPA. No entanto, poderá ser vantajoso para futuras aplicações de elevada potência.

Capítulo 5

Projeto e Implementação de um PA Doherty

A. Objetivos

Neste capítulo será projetado e implementado um amplificador de potência a operar em modo Doherty, sendo este o principal objetivo deste trabalho. Para tal, estão disponíveis transístores LDMOS AFT18S230SR3, do fabricante *Freescale Semiconductor*, cuja ficha técnica pode ser consultada em [19].

Com base na informação do fabricante, estabeleceram-se os objetivos de projeto apresentados na Tabela 5.1. Pretende-se atingir a máxima potência de saída a 3dB de compressão de ganho e obter um aumento significativo de rendimento na zona de transição que evidencia, assim, a operação em modo Doherty. Permite-se uma variação máxima do ganho de transdução em 0.5dB na zona de transição, mantendo assim um compromisso favorável entre rendimento e linearidade. Adicionalmente, tolera-se igual variação do ganho em sinal fraco dentro da banda de frequências de projeto.

Banda de Freq.	Potência Saída @3dB G_{comp}	Rendimento @OBO	ΔG_T @OBO
1.805GHz - 1.88GHz	>59 dBm	>50 %	<0.5 dB

Tabela 5.1: Fatores de mérito alvo para o projeto do DhPA.

O PA auxiliar é realizado com dois transístores idênticos ao do PA principal. Assim, o rácio de transcondutância entre os PAs principal e auxiliar é 2. Adicionalmente, a divisão de potência na entrada poderá ser assimétrica se o OBO ótimo que for determinado assim o justificar. Finalmente, a estrutura do DhPA será a de modulação de carga invertida uma vez que permite uma implementação mais compacta do que a versão tradicional.

À semelhança do realizado para o PA excitador, devido aos níveis de potência elevados, o teste experimental será realizado necessariamente sob excitação pulsada. Todas as simulações são efetuadas recorrendo ao software de simulação de circuitos *Advanced Design System* (ADS) e ao simulador eletromagnético *Momentum*, ambos da empresa *Keysight Technologies*.

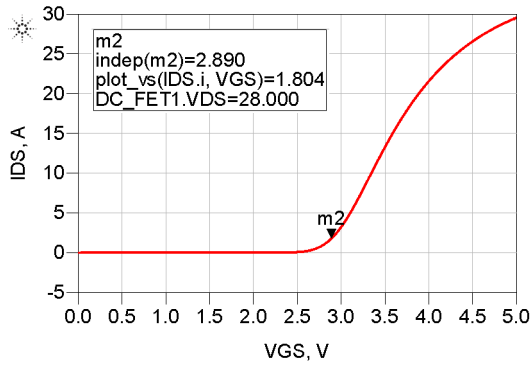


Figura 5.1: Curvas caraterísticas do dispositivo ativo (I_{DS} vs V_{GS}).

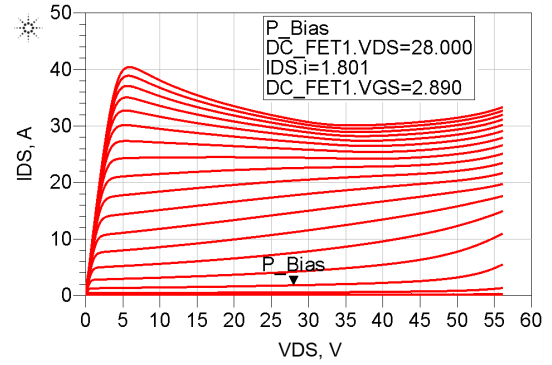


Figura 5.2: Curvas caraterísticas do dispositivo ativo (I_{DS} vs V_{DS}).

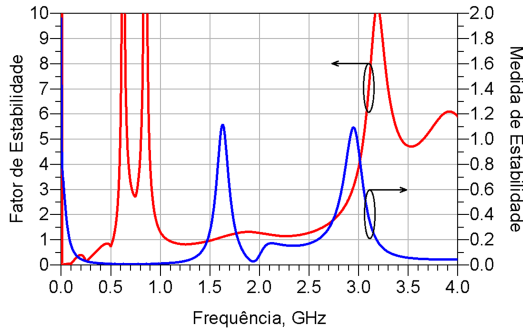


Figura 5.3: Fator e medida de estabilidade simulados para sinal fraco até 4GHz com passo de 10MHz.

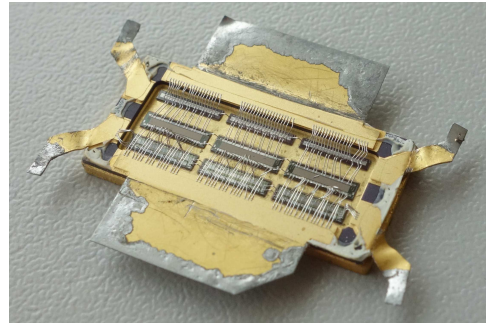


Figura 5.4: Estrutura interna de um transistor AFT18S230SR3.

B. Caraterização do Dispositivo Ativo

Em primeiro lugar identificam-se as caraterísticas do dispositivo ativo em termos de comportamento DC, estabilidade e impedâncias ótimas para desempenho em RF.

As figuras 5.1 e 5.2 apresentam a corrente de dreno DC, I_D , em função de V_{GS} e V_{DS} , respetivamente. O ponto de polarização recomendado pelo fabricante, identificado nas figuras, é definido por $I_{DS} = 1.8A$ e $V_{DS} = 28V$ e corresponde a um compromisso ótimo entre linearidade e rendimento. Por esta razão será o adotado para este projeto. Verifica-se ainda, pela caraterística $I_{DS} - V_{DS}$, que o modelo disponibilizado inclui os efeitos da temperatura na corrente de dreno, proporcionando assim uma melhor aproximação do desempenho real.

Em seguida polarizou-se o modelo no ponto escolhido e analisou-se a estabilidade em sinal fraco através do cálculo o fator de estabilidade de Rollet, K , e da medida de estabilidade, B . Ambos estão representados na Figura 5.3. Observa-se que o transistor é incondicionalmente estável na banda de operação RF desejada mas é potencialmente instável para frequências inferiores a 500 MHz. Assim, a estratégia a adotar para assegurar a estabilidade a baixa frequência será introduzir um elemento resistivo em série na malha de polarização de entrada.

Realiza-se, em seguida, uma simulação *loadpull* para identificar as impedâncias para o ótimo desempenho RF. Tal como se pode verificar na Figura 5.4, o dispositivo é adaptado internamente, tanto na entrada como na saída, para facilitar a adaptação de impedâncias e

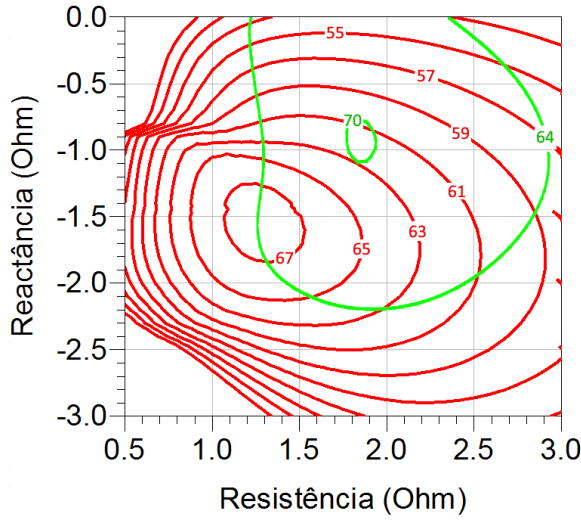


Figura 5.5: Curvas de rendimento, em percentagem, obtidos por simulação (vermelho) e os indicados pelo fabricante na ficha técnica (verde). A diferença de rendimento entre curvas adjacentes simuladas é de 2%.

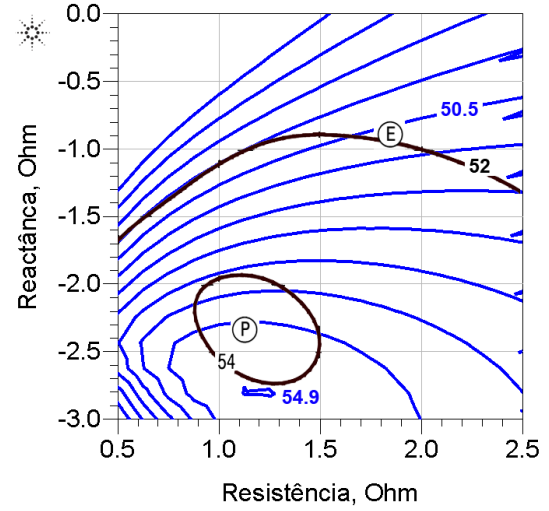


Figura 5.6: Curvas de potência de saída, em dB, obtidos por simulação (azul) e os indicados pelo fabricante na ficha técnica (preto). A diferença de potência entre curvas adjacentes simuladas é de 0.5dB.

Frequência (GHz)	Z_{pow} (Ω)	P_{3dB} (dBm)	Z_{eff} (Ω)	η_D (%) @1dB G_{comp}
1.805	$1.09 - j2.10$	55.1	$1.90 - j0.50$	70.0
1.840	$1.20 - j2.30$	55.2	$1.90 - j0.90$	70.1
1.880	$1.11 - j2.30$	55.0	$1.50 - j1.10$	69.9

Tabela 5.2: Impedâncias recomendadas pelo fabricante para maximização da potência de saída e rendimento a 3dB e 1dB de compressão de ganho, respetivamente.

dessensibilizar o efeito das componentes de frequência harmónicas no seu desempenho. Assim, nesta simulação, foram ignoradas as terminações de impedância a estas frequências.

O fabricante apresenta na ficha técnica os contornos típicos obtidos experimentalmente, com o seu *layout* de teste, e as impedâncias apropriadas para máxima potência de saída ou rendimento. Portanto, a realização desta simulação tem também a finalidade de validar o modelo do transistor e verificar se os resultados da simulação estão em concordância com os do fabricante.

Para esse efeito polarizou-se o transistor em classe-AB, no ponto de polarização referido anteriormente, e simularam-se os contornos do rendimento a 1dB de compressão do ganho e da potência de saída a 3dB de compressão do ganho, para as frequências 1.805GHz, 1.84GHz e 1.88GHz. As curvas de rendimento e potência de saída simuladas estão representadas nas Figuras 5.5 e 5.6. A Tabela 5.2 indica as impedâncias recomendadas pelo fabricante para a banda de frequências pretendida e a Tabela 5.3 apresenta as impedâncias ótimas obtidas por simulação.

Por inspeção dos resultados, verifica-se um desvio nos contornos de rendimento simulados e os indicados pelo fabricante, tanto quanto ao valor máximo como na impedância a que ocorre. A imprecisão mais relevante é a posição do máximo uma vez que exigirá uma escolha entre realizar o projeto atendendo à ficha técnica ou ao modelo no que respeita ao rendimento.

Frequência (GHz)	Z_{pow} (Ω)	P_{3dB} (dBm)	Z_{eff} (Ω)	η_D (%) @1dB G_{comp}
1.805	$1.17 - j2.70$	54.9	$1.33 - j1.40$	67.7
1.840	$1.17 - j2.70$	54.9	$1.25 - j1.50$	67.6
1.880	$1.25 - j2.90$	54.8	$1.25 - j1.70$	67.0

Tabela 5.3: Impedâncias simuladas para maximização da potência de saída e rendimento a 3dB e 1dB de compressão de ganho, respetivamente.

O problema anterior não se manifesta tão acentuadamente quanto à carga de potência. Os máximos simulado e recomendado são muito próximos tanto em valor como localização, portanto o modelo descreve com maior precisão o comportamento real do transistor na zona de máxima potência.

Optou-se por realizar o projeto atendendo às impedâncias ótimas obtidas pelo modelo e, simultaneamente, permitir a adaptação às impedâncias da ficha técnica por alteração física dos elementos discretos da malha, por exemplo valores de condensadores. Assim, possibilita-se o ajuste simples das malhas de adaptação caso os resultados experimentais, obtidos com as impedâncias do modelo, não permitam a visualização da operação em modo *Doherty*.

Calculou-se o *Voltage Standing Wave Ratio* (VSWR) entre as impedâncias que otimizam a potência e o rendimento através da expressão

$$VSWR = \frac{|\Gamma_p| + 1}{1 - |\Gamma_p|} \quad (5.1)$$

com

$$\Gamma_p = \frac{Z_{eff} - Z_{pow}}{Z_{eff} + Z_{pow}^*} \quad (5.2)$$

que, apesar de uma ligeira variação para cada frequência, foi fixado em 2.7 para o projeto. A este valor dá-se o nome de *Load-Pull Ratio* (LPR) e é determinante para o projeto adequado da malha de adaptação de saída do PA principal.

Finalmente, a estrutura genérica do DhPA a projetar é apresentada na Figura 5.7.

C. Projeto dos Elementos do Circuito

C.1. Combinador de Potência de Saída

Uma vez determinado o VSWR entre as cargas de potência e rendimento que serão apresentadas aos PAs, projeta-se o combinador de potência de tal forma que:

- Seja apresentada a impedância $Z_{lowC} = Z_0 / VSWR$ ao PA principal que será posteriormente transformada pela sua malha de adaptação de saída para Z_{eff} ;
- Exista uma característica inversora de impedâncias entre o porto do PA principal e os dos PAs auxiliares.

A impedância característica do sistema, $Z_0 = 50\Omega$, é transformada para Z_{C_low} por uma linha de transmissão de comprimento $\lambda/4$ cuja impedância característica ideal é

$$Z_T = \frac{Z_0}{\sqrt{VSWR}} \approx 30.43 \Omega \quad (5.3)$$

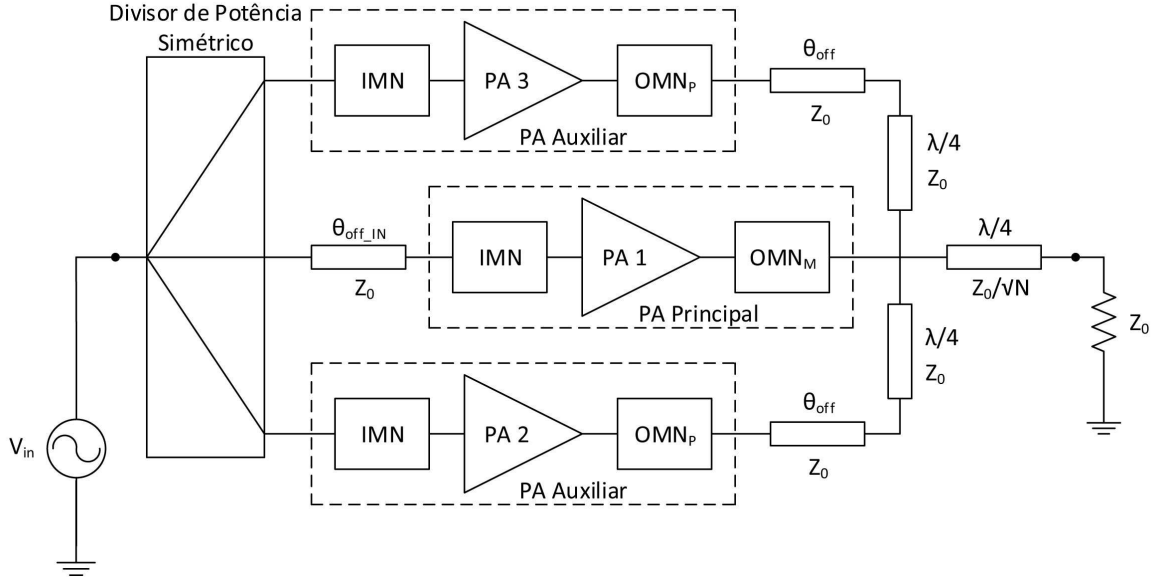


Figura 5.7: Estrutura completa do DhPA a projetar.

A malha de saída do PA principal é conectada a esta linha de transmissão, enquanto que cada PA auxiliares é ligado através de uma linha de transmissão adicional de comprimento $\lambda/4$ e impedância característica Z_0 .

A Figura 5.8 apresenta o modelo utilizado para a simulação deste elemento. Os porto 1 corresponde à saída do PA principal, enquanto que os portos 3 e 4 correspondem a cada um dos PAs auxiliares. Para calcular as dimensões das linhas *microstrip* utilizou-se a ferramenta *LineCalc*, disponível no ADS. Por imposição física, o nó de intersecção das três linhas de transmissão difere significativamente do ideal. Por esta razão recorreu-se a um processo de otimização para mitigar este efeito e tentar reaproximar a característica ideal. A Tabela 5.4 apresenta as dimensões de cada linha de transmissão antes e após otimização. Foi também criado um modelo eletromagnético deste elemento para confirmação dos resultados e posterior utilização na simulação da arquitetura completa.

A Figura 5.9 apresenta as impedâncias apresentadas ao porto 1 e ao porto 3 em dois casos distintos. A impedância apresentada ao porto 1, ou seja ao PA principal, é obtida quando os portos 3 e 4 são terminados em curto-circuito. Esta é a situação ideal na zona de baixa potência, em que ambos os PAs auxiliares estão cortados e, juntamente com a malha de adaptação e um correto dimensionamento das linhas de *offset*, apresentam uma baixa impedância de saída. A impedância apresentada ao porto 3, correspondente ao PA auxiliar, é obtida quando o porto 1 é terminado em circuito aberto e o porto 4 em curto-circuito, evidenciando a característica inversora entre o PA principal e os auxiliares.

Finalmente calculou-se o *return loss* associado a cada caso, ou seja, quando se termina o porto 1 com a impedância Z_{lowC} , e o porto 3 com $2.7 \cdot Z_{lowC}$, isto é, o seu inverso em relação a 50Ω . Estes resultados são apresentados na Figura 5.10. Desta forma, verifica-se a menor largura de banda associada à característica inversora entre ambos os PAs, tal como foi mencionado na análise teórica.

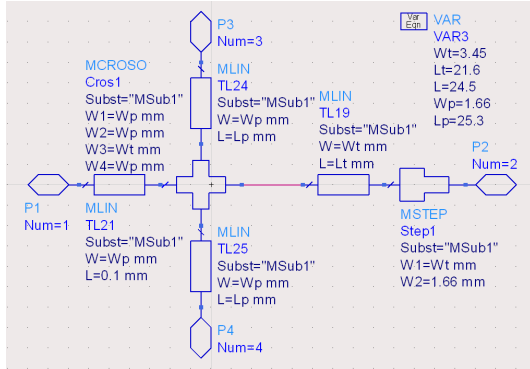


Figura 5.8: Modelo de simulação utilizado para o projeto do combinador de potência de saída.

Variável	Ideal	Otimizado
W_T	3.47 mm	3.45 mm
L_T	23.72 mm	21.60 mm
W_P	1.66 mm	1.66 mm
L_P	24.53 mm	25.3 mm

Tabela 5.4: Parâmetros do combinador de potência de saída projetado, antes e após otimização.

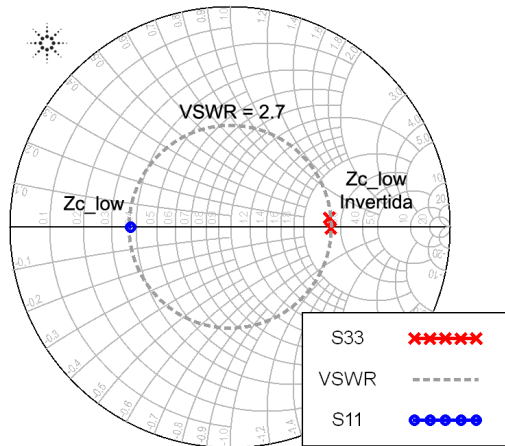


Figura 5.9: Representação na carta de Smith, com $Z_0 = 50 \Omega$, das impedâncias apresentadas a cada dispositivo, bem como da circunferência correspondente ao VSWR calculado.

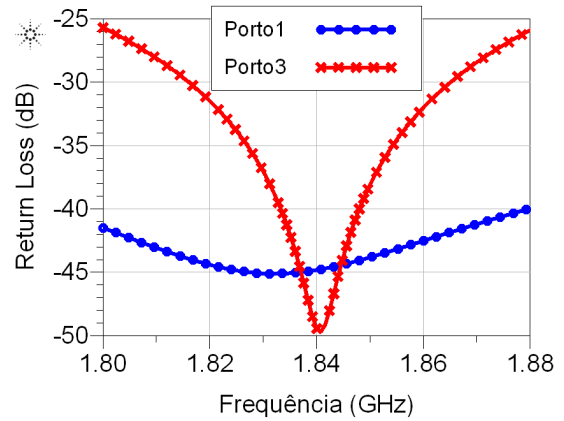
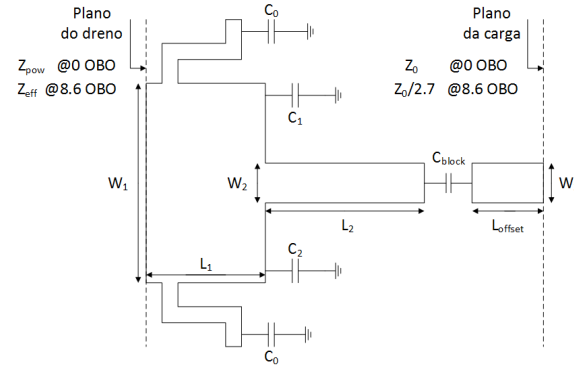


Figura 5.10: Return loss, em dB, nos portos de cada PA em que, por simetria, os resultados para o Porto 2 são idênticos aos do Porto 3 e portanto omitidos.

C.2. Malha de Adaptação de Saída

A malha de adaptação de saída é projetada para transformar Z_{C_low} em Z_{eff} e Z_0 em Z_{pow} . Tal só é possível se Z_{C_low} se localizar numa circunferência centrada em Z_0 de VSWR igual à da circunferência centrada em Z_{pow} que passa por Z_{eff} . Este requerimento é cumprido uma vez que Z_{C_low} foi calculado anteriormente exatamente desta forma.

Para a realizar a malha de adaptação foi utilizada a configuração indicada na Figura 5.11. Os condensadores C_1 e C_2 foram adicionados com o objetivo de proporcionar um maior número de graus de liberdade para facilitar a adaptação com maior largura de banda e, simultaneamente, permitir o ajuste físico da malha na fase de testes caso seja necessário. Por exemplo, podem-se alterar as impedâncias Z_{pow} para as recomendadas na ficha técnica, apenas por alteração destes condensadores, evitando assim a dificuldade da manipulação das linhas de transmissão.



Variável	Valor
W_1	16.74 mm
L_1	12 mm
W_2	1.66 mm
L_2	4.47 mm
L_{stub}	3.04 mm
C_0	15 pF
C_1	1.5 pF
C_2	1 pF
C_{block}	1.5 pF

Figura 5.11: Estrutura da malha de adaptação de saída projetada.

Tabela 5.5: Parâmetros da malha de saída projetada.

O valor de C_0 é escolhido para que force uma baixa impedância à frequência central de 1.84GHz. O comprimento da linha que o liga à restante malha é inferior a $\lambda/4$, tanto para proporcionar um grau de liberdade na adaptação de impedâncias como para diminuir a área ocupada.

A largura W_2 é determinada para que a impedância característica da linha seja Z_0 . Desta forma, ao dimensionar o degrau de impedância e o condensador C_{block} para a adaptação a Z_{pow} e sabendo que o comprimento L_{offset} não modifica esta adaptação, é garantido que ao terminar a malha com Z_{C_low} podem ser adaptadas todas as impedâncias numa circunferência de VSWR centrada em Z_{pow} , apenas por variação do comprimento L_{offset} . Ora, como se garantiu anteriormente, por escolha adequada de Z_{C_low} , que Z_{eff} se localiza nessa circunferência, existe obrigatoriamente um comprimento L_{offset} que permite a dupla adaptação de impedâncias pretendida. Este mecanismo é analisado detalhadamente em [20].

Através de uma otimização, com as dimensões iniciais correspondentes às do *layout* de teste, foram determinadas as dimensões que efetuam a adaptação adequadamente. Em seguida, para garantir que a simulação aproxima fielmente a implementação real, todas as descontinuidades entre linhas foram simuladas no simulador eletromagnético *Momentum*, incluindo a posição exata dos condensadores C_1 e C_2 . Em seguida, a otimização foi realizada novamente, com W_1 , W_2 e L_{stub} fixos.

Determinaram-se assim os parâmetros finais da malha, expressos na Tabela 5.5. As Figuras 5.12 e 5.13 apresentam, respetivamente, as impedâncias Z_{pow} e Z_{eff} apresentadas ao dispositivo

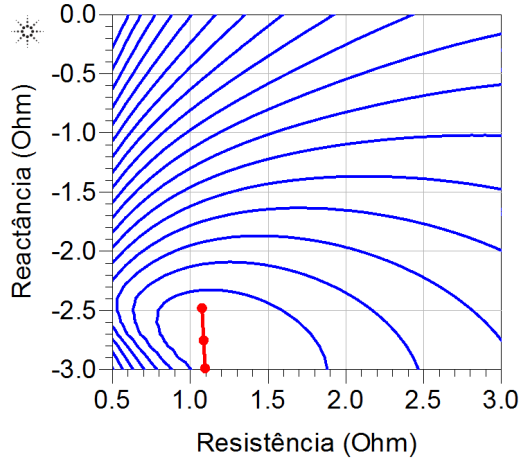


Figura 5.12: Contornos de potência a 3dB G_{comp} e impedâncias apresentadas ao dreno extrínseco do transistor pela malha de adaptação de saída, a 0dB OBO.

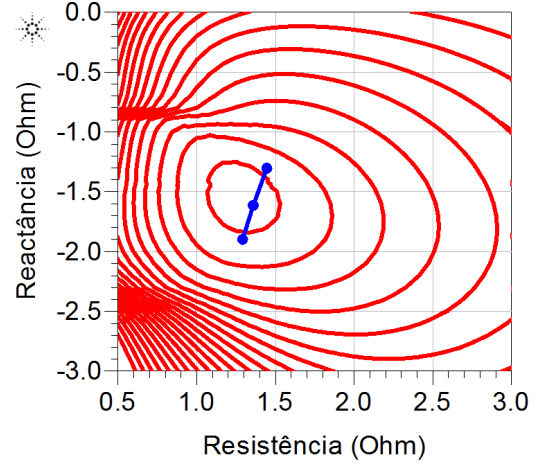


Figura 5.13: Contornos de Rendimento a 1dB G_{comp} e impedâncias apresentadas ao dreno extrínseco do transistor pela malha de adaptação de saída, a 8.6dB OBO.

Frequência (GHz)	$Z_{pow} (\Omega)$	$Z_{eff} (\Omega)$
1.805	$1.09 - j3.00$	$1.29 - j1.90$
1.840	$1.08 - j2.78$	$1.36 - j1.61$
1.880	$1.07 - j2.48$	$1.44 - j1.30$

Tabela 5.6: Impedâncias Z_{pow} e Z_{eff} apresentadas ao dreno extrínseco pela malha de adaptação de saída projetada.

pela malha de adaptação de saída, cujos valores estão indicados na Tabela 5.6.

Apesar de projetada para o PA principal, esta malha é igual para ambos os PAs auxiliares. No entanto, poderão existir vantagens em utilizar malhas diferentes para os PAs auxiliares no sentido de compensar a característica AM-AM e/ou AM-PM que, por simplicidade de projeto, não serão aqui abordadas. A única diferença na malha dos PAs auxiliares é o comprimento da linha de *offset* logo após o condensador de bloqueio DC, que será reajustado por forma a equilibrar a fase do PA auxiliar em relação ao principal. Este ajuste não afeta a impedância Z_{pow} apresentada ao dreno extrínseco do PA auxiliar uma vez que, no nível de excursão máximo, o combinador apresenta Z_0 à malha de adaptação e a impedância característica da linha de *offset* é, também, Z_0 .

Finalmente, ajustando os condensadores C_1 , C_2 e C_{block} para 1.8pF, 1.2pF e 1.8pF, respetivamente, é possível reajustar a impedância Z_{eff} para a recomendada pelo fabricante. A nova localização de Z_{eff} é apresentada na Figura 5.14. Esta funcionalidade é extremamente útil pois elimina a necessidade de manipulação das linhas de transmissão para realizar o ajuste de impedância. A Figura 5.15 apresenta o *layout* final da malha de adaptação saída projetada.

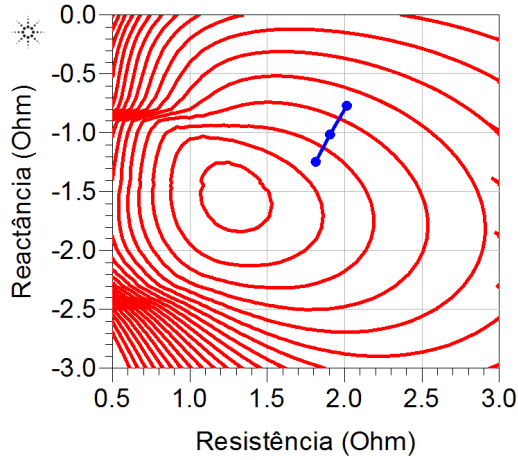


Figura 5.14: Contornos de Rendimento a 1dB G_{comp} e Z_{eff} , recomendadas pelo fabricante, obtidas por ajuste de C_1 , C_2 e C_{block} .

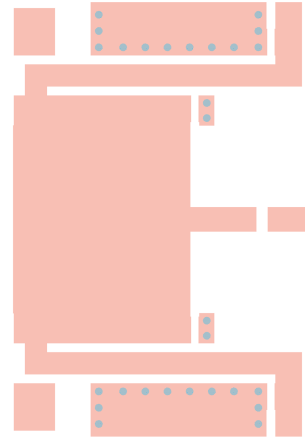


Figura 5.15: Layout da malha de adaptação de saída projetada.

C.3. Malha de Adaptação de Entrada

Uma vez que o principal objetivo no projeto da malha de entrada é a linearidade, a adaptação não foi realizada ao conjugado da impedância de entrada do dispositivo (maximização do ganho de transdução). Em vez disso, a malha foi otimizada para que a variação do ganho com a frequência seja minimizada e tomaram-se as impedâncias recomendadas na ficha técnica como aproximação inicial. Assim, utilizou-se uma estrutura semelhante à utilizada na malha de adaptação da saída devido às vantagens de ajuste prático anteriormente referidas, se necessário. A Figura 5.16 apresenta a sua estrutura genérica e a Tabela 5.7 indica os valores de cada variável/componente que a constitui.

A Figura 5.17 apresenta a localização do conjugado das impedâncias de entrada do transistor polarizado e com a malha de adaptação da saída, Z_{input}^* , as impedâncias recomendadas pelo fabricante, $Z_{src_freescale}$, e as impedâncias apresentadas ao dispositivo pela malha de adaptação de entrada projetada, Z_{src_IMN} , na banda de frequências de projeto.

A Figura 5.18 apresenta o *layout* completo da malha de adaptação de entrada projetada. A alimentação DC é realizada através de uma linha de transmissão estreita o suficiente para passar sob o condensador em série na malha e, assim, evitar a necessidade de soldar um cabo adicional. No caso dos PAs auxiliares, pode-se introduzir um potenciômetro para controlar a tensão de polarização de entrada.

Introduziu-se uma resistência em série na malha de polarização para assegurar a estabilidade incondicional a baixas frequências. A malha de saída favorece também a estabilidade do PA ao apresentar uma baixa impedância na zona dos 500MHz, diminuindo drasticamente o ganho nessas frequências. As Figuras 5.19 e 5.20 apresentam o fator e medida de estabilidade em regime de sinal fraco e forte, respetivamente, do PA constituído pelo dispositivo e as malhas de adaptação projetadas, de 50MHz a 5GHz. Em ambos os casos a estabilidade incondicional é assegurada.

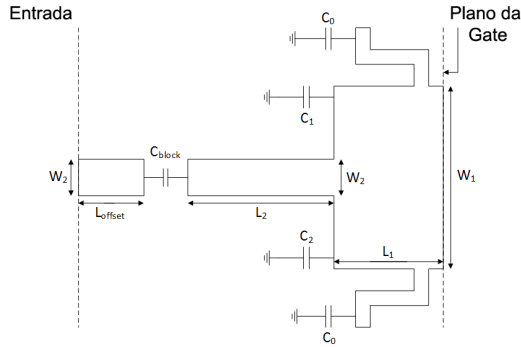


Figura 5.16: Estrutura da malha de adaptação de entrada projetada.

Variável	Valor
W_1	16.74 mm
L_1	13.2 mm
W_2	4.49 mm
L_2	6.5 mm
L_{stub}	17 mm
L_{offset}	5 mm
C_0	15 pF
C_1	1.5 pF
C_2	1.5 pF
C_{block}	47 pF

Tabela 5.7: Parâmetros da malha de entrada projetada.

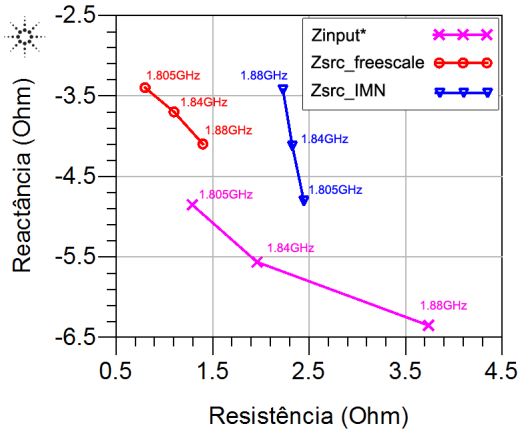


Figura 5.17: Contornos de Rendimento a 1dB G_{comp} e Z_{eff} , recomendadas pelo fabricante, obtidas por ajuste de C_1 , C_2 e C_{block} .

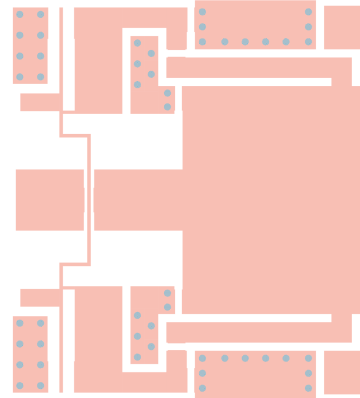


Figura 5.18: Layout completo da malha de adaptação de entrada projetada.

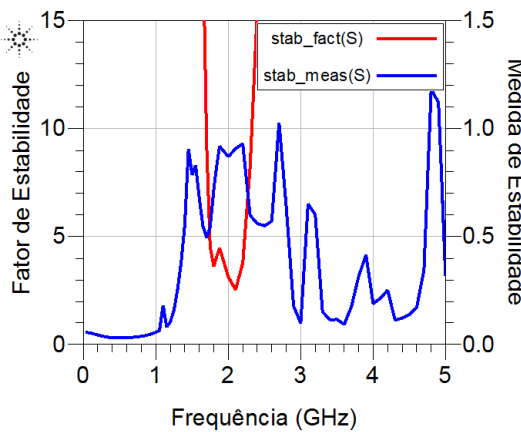


Figura 5.19: Fator e medida de estabilidade do PA projetado em regime de sinal fraco, de 50MHz a 5GHz.

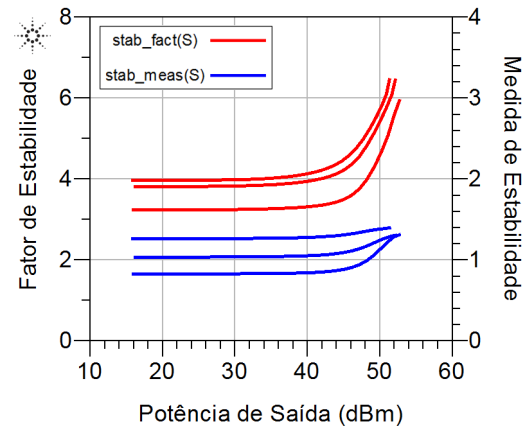


Figura 5.20: Fator e medida de estabilidade do PA projetado, em regime de sinal forte, na banda de frequências do projeto.

C.4. Divisor de Potência de Entrada

Foi projetado um divisor de potência *Wilkinson* simétrico de três vias na configuração de resistências *delta*, cuja estrutura e parâmetros ideais, com $Z_0 = 50\Omega$ são apresentados na Figura 5.21. Um modelo adequado à implementação real e que foi utilizado na simulação é apresentado na Figura 5.22.

Otimizaram-se as larguras das linhas de transmissão para que a impedância caraterística dos portos de saída seja 25Ω , correspondendo assim à impedância que é necessário apresentar à malha de adaptação de entrada que foi projetada. Os parâmetros otimizados estão indicados na Tabela 5.8 e os resultados obtidos apresentados nas Figuras 5.23 e 5.24, quando todos os portos são terminados com a respetiva impedância caraterística.

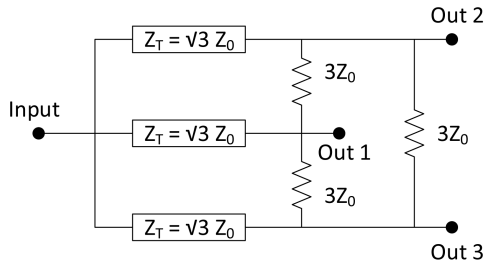


Figura 5.21: Divisor de potência *Wilkinson* simétrico de três vias (configuração de resistências em triângulo).

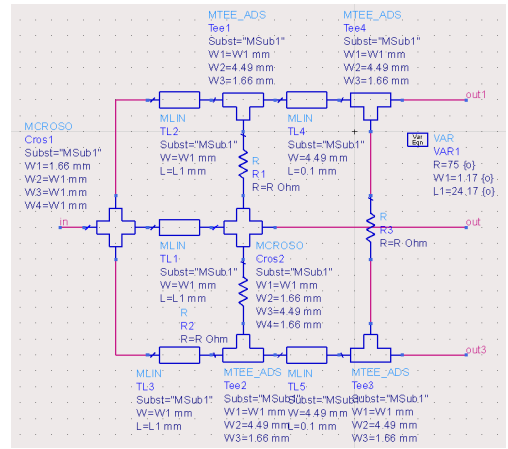


Figura 5.22: Modelo ADS do divisor de potência para otimização dos parâmetros do modelo ideal.

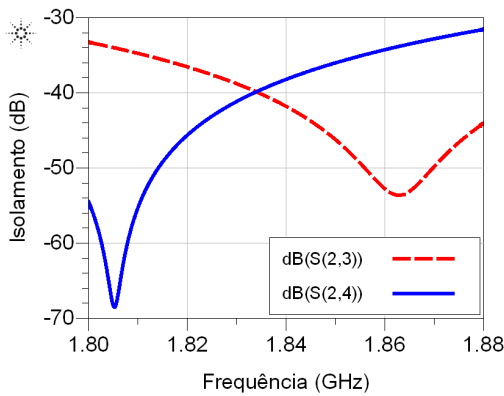


Figura 5.23: Isolamento simulado entre os portos de saída do divisor de potência projetado.

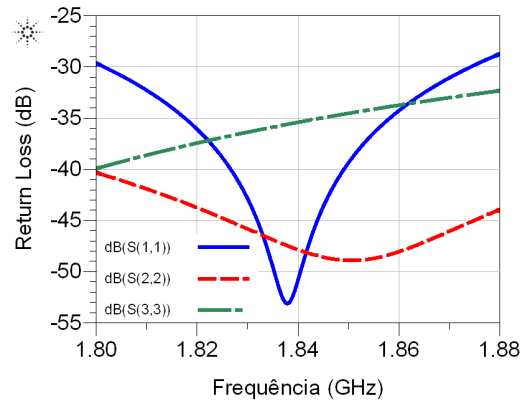


Figura 5.24: Return Loss obtido em simulação para cada porto do divisor de potência.

Parâmetro	Ideal ($Z_0 = 50\Omega$)	Otimização ($Z_0 = 25\Omega$)
W_t	0.56 mm	1.17 mm
L_t	25.59 mm	24.17 mm
R	150 Ω	75 Ω

Tabela 5.8: Parâmetros do divisor de potência projetado.

C.5. Ajuste de Fase e Resultados Simulados

Com todos os elementos representados pelo seu modelo eletromagnético, o passo final no projeto é o ajuste da fase no ramo de cada PA para que a corrente seja adicionada em fase no nó de combinação à saída. Este ajuste é realizado recorrendo à introdução de linhas de transmissão de *offset* à entrada do ramo do PA principal e imediatamente antes do combinador no caso dos PAs auxiliares. Este ajuste foi feito manualmente em vez de se recorrer a uma otimização automática para evitar os constantes problemas de convergência da simulação, que ocorrem frequentemente na região de transição entre a classe AB e a operação *Doherty* e na zona de máxima potência de saída.

Calculou-se a modulação de carga em cada PA, representada nas Figuras 5.25 e 5.26, sobreposta às curvas de *loadpull* do transistor. Observa-se claramente a que a malha de saída projetada realiza a adaptação de impedâncias do PA principal corretamente, tanto em *back-off* como em saturação. Além disto, verifica-se ainda que a impedância apresentada ao PA auxiliar não é completamente modulada, devido à menor componente fundamental da corrente do PA auxiliar, polarizado em classe C, e, também, ao insuficiente rácio de divisão da potência de entrada, a favor do PA auxiliar, face ao OBO pretendido (8.6dB).

Obtiveram-se em seguida as características AM-AM, AM-PM e rendimento do DhPA, apresentadas nas Figuras 5.27 e 5.28. Na Tabela 5.9 é apresentado um resumo destes resultados, nos principais pontos de interesse.

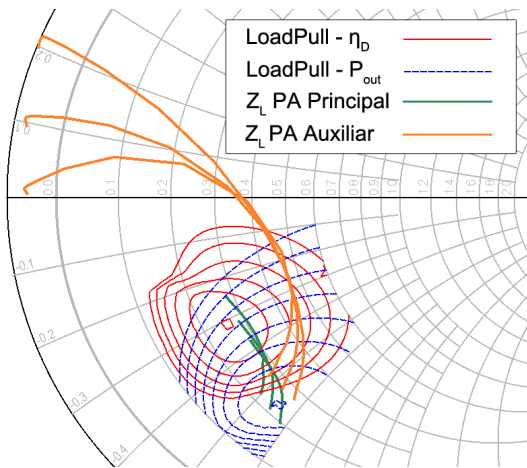


Figura 5.25: Modulação de carga em ambos os PAs e curvas de rendimento e potência de saída. Representação em carta de Smith normalizada a 50Ω .

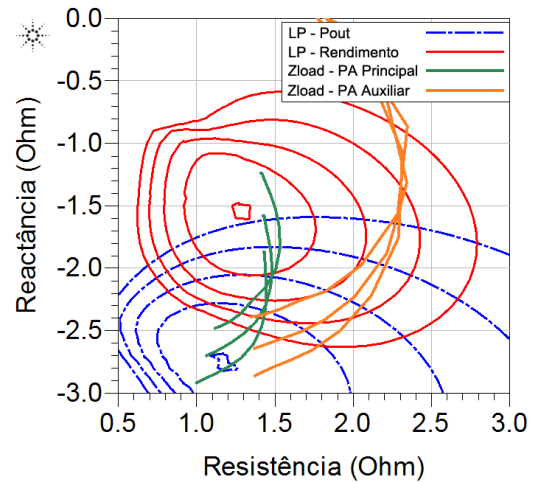


Figura 5.26: Modulação de carga em ambos os PAs e curvas de rendimento e potência de saída.

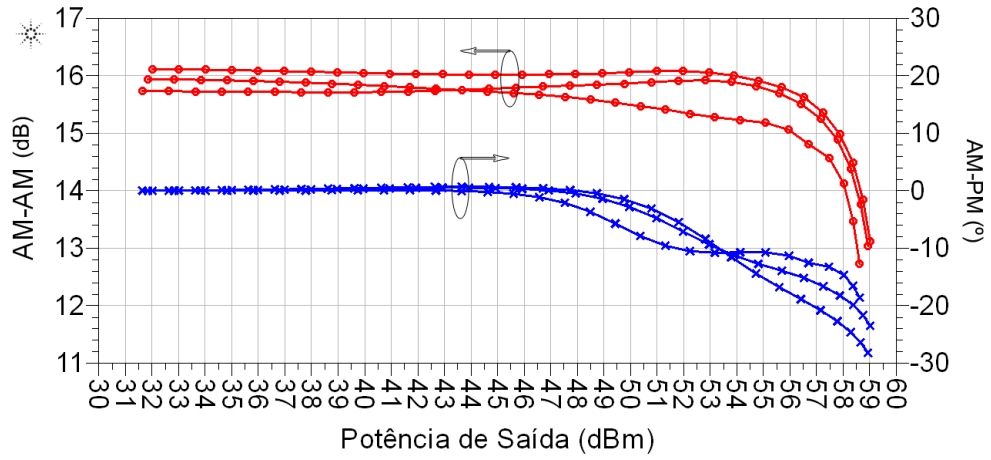


Figura 5.27: Caraterísticas AM-AM e AM-PM simuladas após otimização.

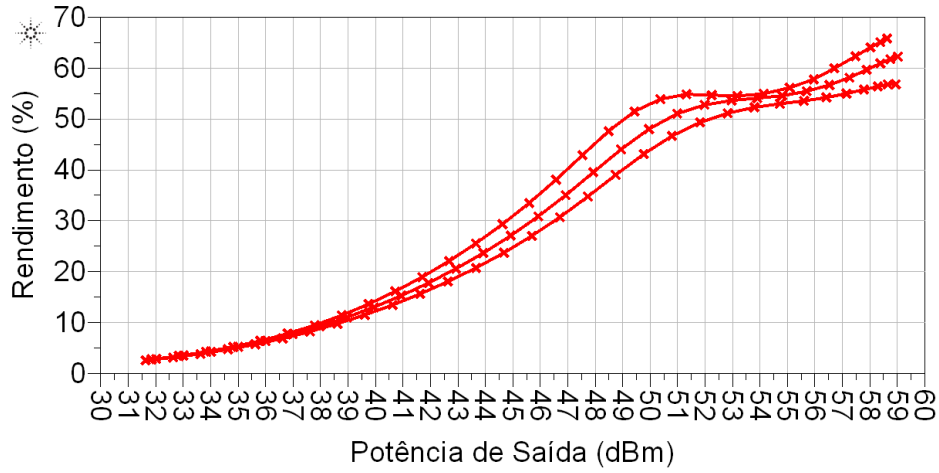


Figura 5.28: Rendimento de dreno simulado após otimização, em função da potência de saída e da frequência.

Freq (GHz)	Sinal Fraco	@ 8.6dB OBO		@ 0dB OBO		
	G_T (dB)	G_T (dB)	η_D (%)	G_T (dB)	P_{out} (dBm)	η_D (%)
1.805	15.7	15.8	45	13	58.9	56.8
1.840	16.1	16.1	50	13.1	59	62.2
1.880	15.9	15.4	54	12.7	58.6	65.8

Tabela 5.9: Quadro resumo dos principais fatores de mérito do DhPA simulado, para três frequências na banda de operação, nos níveis de potência de saída relevantes.

Será adicionado um conjunto de condensadores de filtragem DC, tanto na malha de polarização de entrada como na de saída, com a finalidade de reduzir a variação das respectivas tensões de polarização nos picos de potência do sinal, contribuindo assim para a redução da distorção introduzida no sinal.

C.6. Elaboração do *Layout* e da Estrutura de Suporte

O passo final na fase de projeto é a elaboração do *layout* do circuito completo. Uma vez que foram criados modelos eletromagnéticos das linhas de transmissão para os elementos projetados anteriormente, toda a estrutura do caminho RF está já desenhada. É necessário adicionar as vias de ligação ao plano de massa nas zonas em que serão montados os condensadores nas malhas de adaptação e ainda planejar a localização dos parafusos de fixação à base em alumínio. O *layout* finalizado é apresentado na Figura 5.29.

Do ponto de vista mecânico da estrutura de suporte ao circuito impresso, elaborou-se uma caixa em alumínio para conter possíveis emissões de radiação eletromagnética durante o teste do circuito. Criaram-se todas as zonas de fixação do circuito impresso e dos transístores, baseadas nas dimensões presentes na ficha técnica do dispositivo [19]. As conexões RF e DC para o exterior da caixa são realizadas por meio de conetores SMA e filtros *feedthrough*, respetivamente. A Figura 5.30 apresenta uma fotografia do protótipo implementado.

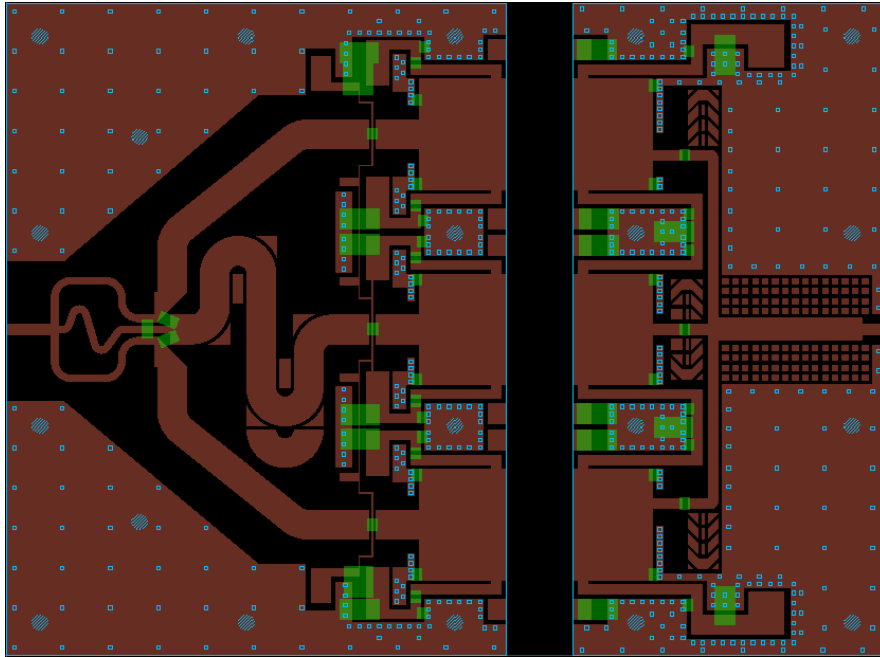


Figura 5.29: *Layout* completo para implementação do DhPA projetado.

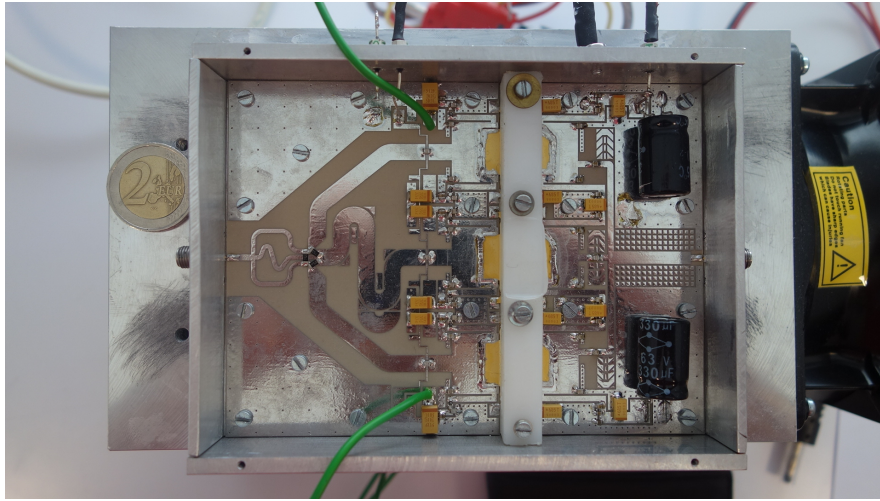


Figura 5.30: Fotografia do DhPA implementado.

D. Validação Experimental

D.1. Estrutura da Bancada de Testes

A bancada de testes, cujo diagrama de blocos é apresentado na Figura 5.31, é composta por: um VSG; um PA excitador comercial; o PA em classe AB implementado anteriormente também a operar como excitador; um isolador; o DhPA em teste; um conjunto de atenuadores e um analisador de redes vetorial. Recorreram-se, também, a fontes de corrente e dissipadores ativos individuais para cada PA da cadeia.

À semelhança do realizado para o teste do PA em classe AB, o isolador e atenuadores têm como função proteger os excitadores e o VNA, respetivamente, de receberem níveis de potência superiores ao tolerado. A Figura 5.32 apresenta uma fotografia de toda a bancada durante os testes experimentais ao DhPA.

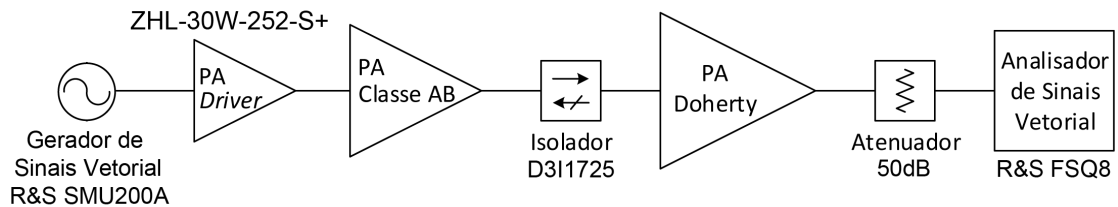


Figura 5.31: Diagrama de blocos da bancada laboratorial para o teste experimental do DhPA implementado.

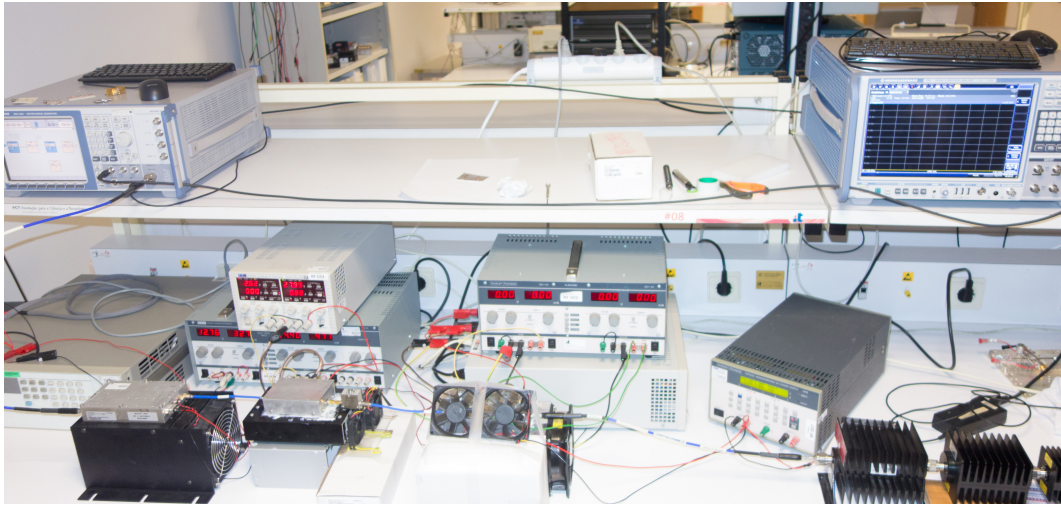


Figura 5.32: Fotografia de todo o equipamento que constitui a bancada de testes para o DhPA.

D.2. Caraterização CW Pulsada

Para que seja possível caraterizar o DhPA, em termos de rendimento e ganho, na zona de elevada potência, é necessário recorrer à excitação *Pulsed Continuous Wave* (PCW). Inicialmente, o pulso tinha 150us de duração e *duty-cycle* de 10%. No entanto, o transistor ficou danificado e inutilizável após algumas medidas iniciais, o que levou à conclusão de que a potência dissipada no dispositivo, com estas condições de excitação, resultam, ainda assim, num tempo médio de vida muito curto. Para responder a este problema, diminuiu-se o *duty-cycle* para 7%.

Realizaram-se novas medidas de teste com um novo transistor, que permitiram a determinação das tensões de polarização de entrada a aplicar a cada dispositivo. Por ajuste experimental, estabeleceu-se a tensão de polarização de entrada do PA principal em $V_{GS_C} = 2.63V$, que produz uma corrente de dreno, em repouso, $I_{DS_C} = 1.8A$, tal como o estipulado durante a simulação por indicação do fabricante. Fixou-se a tensão de polarização de entrada do PA auxiliar no valor utilizado em simulação, isto é, $V_{GS_P} = 1.5V$ e foi ajustada em seguida para obter um melhor compromisso entre rendimento em *back-off* e linearidade, determinando-se, finalmente, $V_{GS_P} = 1.2V$. As Figuras 5.33 e 5.34 apresentam o ganho de transdução e o rendimento de dreno, calculados a partir das medidas experimentais da corrente média do sinal de saída e da fornecida pela fonte de alimentação, até, aproximadamente, 3dB de compressão de ganho. A Tabela 5.10 apresenta os resultados obtidos experimentalmente e por simulação, para a frequência de 1.88GHz, nos pontos relevantes do ponto de vista do projeto, ou seja, em regime de sinal fraco, em *back-off* e na saturação.

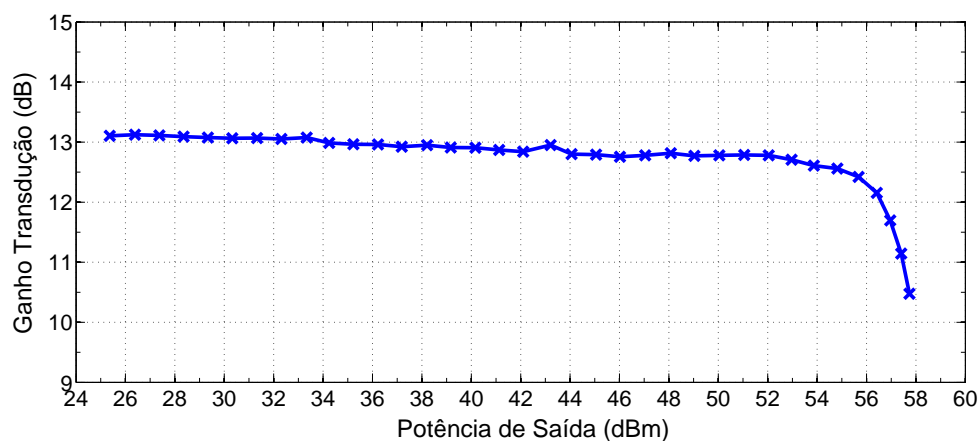


Figura 5.33: Ganho de transdução experimental do DhPA implementado.

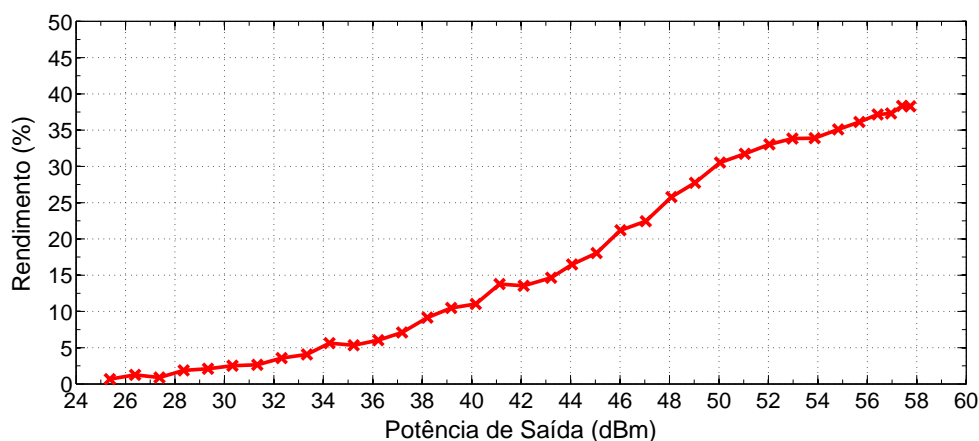


Figura 5.34: Rendimento de dreno experimental do DhPA implementado.

	Sinal Fraco	@ 8.6dB OBO		@ 0dB OBO		
	G_T (dB)	G_T (dB)	η_D (%)	G_T (dB)	P_{out} (dBm)	η_D (%)
Simulado	15.9	15.4	53.8	12.7	58.6	65.8
Experimental	13.1	12.7	31	10.5	57.7	38.3

Tabela 5.10: Quadro resumo dos principais fatores de mérito do DhPA simulados e experimentais, para a frequência de 1.88 GHz, nos níveis de potência de saída relevantes.

E. Análise e Discussão de Resultados

Por observação da variação do rendimento em função da potência de saída, verifica-se que o PA opera em classe-AB até à potência de *back-off* e, para níveis de potência de saída superiores, mantém o perfil de elevado rendimento característico da operação em modo *Doherty*, tal como o pretendido.

A potência de saída experimental é 57.7dB, cerca de 0.9dB abaixo do valor simulado. Esta diferença, apesar de significativa, indica que a adaptação realizada pela malha de saída está próxima do previsto pela simulação, podendo ser otimizada através de um pequeno ajuste prático dos elementos que a constituem. À partida, não era esperada uma grande discrepância neste aspeto, uma vez que a impedância de máxima potência no modelo de simulação do dispositivo é muito próxima da que é indicada na ficha técnica.

O rendimento calculado através das medidas experimentais revela uma perda de aproximadamente 23% a 8.6dB OBO e 27.5% a 3dB de compressão de ganho. A dimensão deste desvio não pode ter origem apenas nas pequenas variações de valor dos componentes, sendo por isso possível que a malha de saída implementada tenha sofrido uma alteração em relação ao projetado. Adicionalmente, como se obteve menor potência de saída, é esperado que o rendimento sofra uma redução significativa. É também possível que o desempenho esteja a ser afetado devido a um maior aquecimento do dispositivo do que o modelo prevê, por insuficiente condutividade térmica entre ele e o dissipador ativo.

O ganho de transdução experimental em regime de sinal fraco é de aproximadamente 13dB, representando assim uma perda de 3dB face ao simulado. Neste caso as possíveis fontes de erro são a impedância de entrada indicada pelo modelo do dispositivo ou uma alteração nas malhas de entrada e/ou no divisor de potência projetado.

Mediram-se os coeficientes de reflexão à entrada e à saída do DhPA implementado, des-polarizado e com as ligações à fonte de alimentação em curto-circuito com a massa, com o intuito de identificar possíveis alterações no circuito implementado. As Figuras 5.35 e 5.36 apresentam, respetivamente, o S_{11} e S_{22} medidos desta forma. Observa-se uma alteração na magnitude do coeficiente de reflexão da entrada, indicando uma alteração na adaptação de impedâncias realizada pela malha e/ou no divisor de potência que poderá estar na origem da perda de ganho que se verificou. Observa-se também uma alteração extremamente significativa de fase no S_{22} , indicando assim uma alteração do comportamento das malhas de saída face ao implementado.

A Figura 5.37 apresente a variação da potência DC experimental consumida pelo PA face ao que era esperado na simulação. Observa-se um crescimento mais rápido da potência consumida experimental, o que indica uma maior variação de temperatura nos dispositivos em relação ao esperado. Outro indício de que aponta para uma fraca capacidade de dissipação térmica foi o curto tempo médio de vida do dispositivo utilizado nos testes iniciais, o que reforça a importância da condutividade térmica entre o dispositivo e sua base de suporte.

Quanto ao tipo de montagem do DhPA implementado, seriam necessários testes adicionais mais elaborados que permitissem quantificar a temperatura a que os dispositivos ficam sujeitos durante o teste em excitação pulsada e a qualidade do contacto elétrico entre o terminal de fonte do dispositivo e a base. No entanto, sabe-se que, em aplicações de elevada potência e frequência, este último aspeto é fulcral para o normal desempenho do PA, uma vez que, devido à elevada corrente que circula em cada dispositivo, a tensão indesejada que surge entre fonte do transístor e a massa, para as mesmas condições de montagem, é muito superior neste tipo de aplicações do que em implementações de algumas dezenas de Watt. Uma forma de garantir

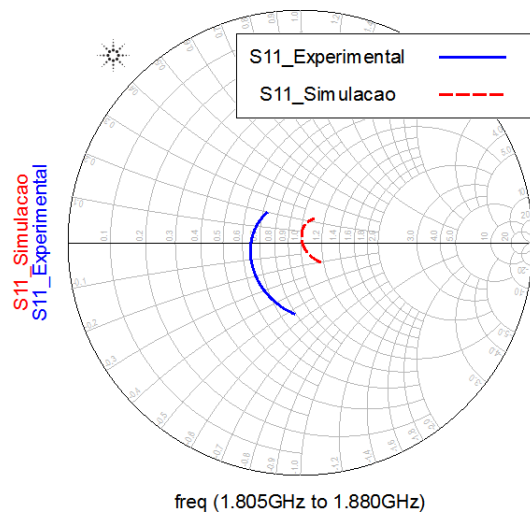


Figura 5.35: Coeficiente de reflexão experimental e simulado à entrada do DhPA implementado.

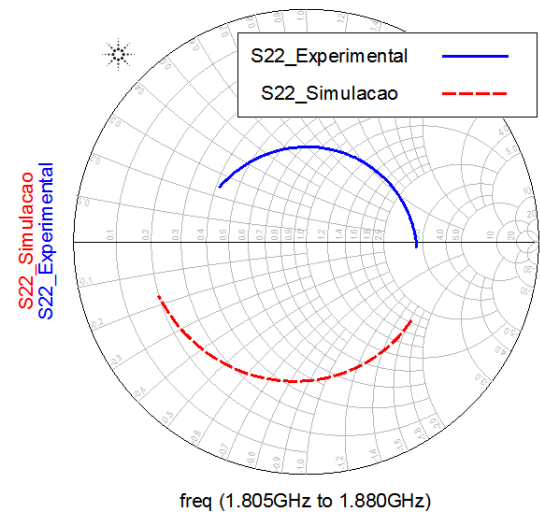


Figura 5.36: Coeficiente de reflexão experimental e simulado à saída do DhPA implementado.

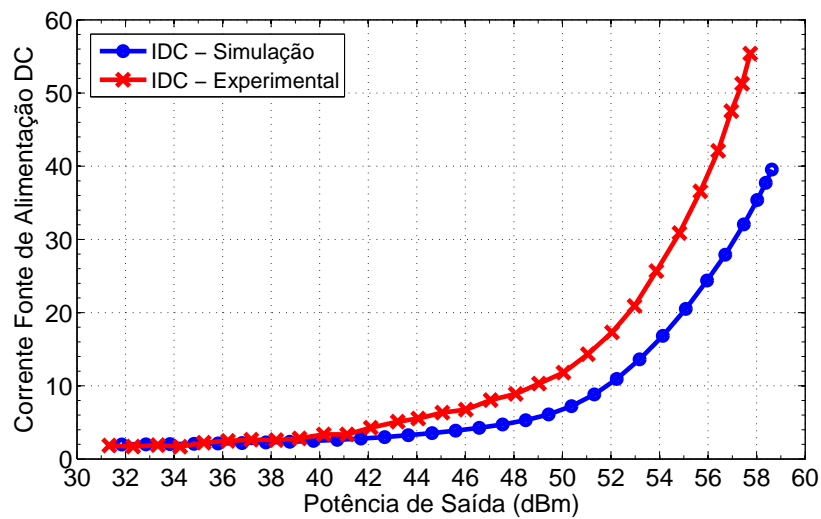


Figura 5.37: Ganho de transdução experimental do DhPA implementado.

que este problema é minimizado seria assegurar um caminho com a menor impedância possível entre a estrutura de suporte, o plano de referência da PCB e a fonte de todos os dispositivos. Para tal, a solução passa soldar estes elementos em detrimento de apenas pressionados em zonas pontuais, que não são indicados para frequência superior a 500MHz e potência de saída superior a 100W [21]. O material da base de suporte teria de ser, por exemplo, cobre ou latão e o método de soldadura é documentado pelo fabricante em [22].

Apesar dos desvios encontrados nos resultados experimentais, foi possível verificar a operação em modo *Doherty* e validar, assim, as bases teóricas e a metodologia de projeto deste trabalho.

F. Sumário

Neste capítulo foi realizado o projeto e implementação e teste experimental de um PA Doherty assimétrico de 2-vias, para o qual se definiu, como objetivo de projeto, a maximização do rendimento de dreno em *back-off*. As simulações foram realizadas recorrendo ao software de simulação de circuitos *Advanced Design System* e ao simulador eletromagnético *Momentum*, ambos produtos da empresa *Keysight Technologies*.

Dadas as características do dispositivo ativo obtidas por simulação, determinou-se que o máximo rendimento seria obtido para OBO de 8.6dB. A adaptação de impedâncias na saída foi realizada por forma a maximizar o rendimento em *back-off* e a potência de saída em saturação, recorrendo a uma técnica de dupla adaptação. A adaptação de impedâncias na entrada explora um compromisso entre a maximização do ganho e a minimização da sua variação na banda de frequências de projeto. A divisão de potência de entrada é realizada de forma simétrica por um divisor de potência de 3-vias.

O DhPA projetado tem um ganho de transdução, em sinal fraco, de 16dB, uma potência de saída de 59dBm a 3dB de compressão de ganho, e rendimento de dreno superior a 50% em *back-off*. A característica AM-PM tem uma variação de -10 graus em *back-off*, que se traduz numa degradação significativa da linearidade, como o esperado.

Implementou-se um protótipo para efetuar as medidas experimentais. A caracterização foi realizada para a frequência de 1.88GHz e com excitação pulsada para não ultrapassar o limite de dissipação de potência dos dispositivos e prolongar o seu tempo médio de vida. O ganho de transdução experimental é de 13dB e a potência de saída em saturação é de 57.7dB. O rendimento é superior a 30% em *back-off* e tem o formato característico da operação em modo *Doherty*.

Os resultados experimentais mostram uma degradação dos fatores de mérito face ao projetado. Dada a elevada potência do PA implementado, não foi possível estudar detalhadamente as origens desta discrepância, tendo sido, assim, indicadas as possíveis fontes de erro. Nomeadamente, a inadequada estrutura de suporte face ao nível de potência da aplicação, que consequentemente cria imprecisões nas malhas implementadas face às projetadas, e as incoerências entre o desempenho reportado na ficha técnica face ao que se obteve pelo teste do modelo do fabricante.

Capítulo 6

Conclusões e Trabalho Futuro

Nesta secção é feito um resumo do trabalho realizado e explicitadas as principais conclusões que permitiu efetuar. Indica-se também o trabalho futuro que se poderá seguir, no sentido de aprofundar as conclusões relativas à implementação de amplificadores *Doherty* e aplicações de elevada potência em geral.

A. Sumário e Conclusões

A arquitetura *Doherty* tornou-se uma das principais arquiteturas de amplificação na atual infraestrutura de comunicações celulares sem fios, tanto pelo seu elevado rendimento como pela sua estrutura simples em relação a outras configurações alternativas. O progresso das técnicas de pré-distorção contribuíram também para a sua disseminação, ao permitir o cumprimento de rigorosos requerimentos de linearidade. Por esta razão, foi escolhida como alvo de estudo neste trabalho.

Após a introdução dos principais meios de análise e projeto de amplificadores de potência na sua generalidade, realizou-se o estudo da arquitetura *Doherty* recorrendo a pressupostos e modelos simples, que permitiram identificar o princípio de operação, explorar as vantagens que oferece e, também, as suas limitações. Exploraram-se ainda algumas configurações adaptadas da arquitetura tradicional e as vantagens que proporcionam.

Com o intuito de aplicar os conceitos estudados e explorar os desafios de implementação da arquitetura, foram implementados dois amplificadores de potência, que permitiram realizar uma cadeia de amplificação de elevada potência, sendo o andar final constituído por um DhPA.

Em primeiro lugar, foi projetado e implementado um PA excitador em classe-AB, com 100W de potência de saída a 1dB de compressão de ganho e otimizado para linearidade na banda de frequências de interesse. Os resultados experimentais mostraram que o PA implementado atinge o nível de potência pretendido mas revelam também uma degradação do ganho e rendimento face ao projetado. Analisaram-se os parâmetros-S e a potência DC consumida pelo PA, que indicam a possibilidade de imprecisão do modelo e/ou nas malhas de adaptação. Adicionalmente, o possível aquecimento excessivo do dispositivo poderá também ter estado na origem da alteração de desempenho.

Finalmente, procedeu-se ao projeto e implementação de um amplificador de RF em configuração *Doherty*. O PA projetado atinge os 59dBm de potência de saída a aproximadamente 3dB de compressão de ganho, e rendimento superior a 50% a 8.6dB de OBO. Durante esta

fase, foi possível aplicar o conhecimento adquirido anteriormente e verificar os desafios de uma implementação com dispositivos reais em relação ao modelo simplificado da teoria. Após as medidas experimentais do DhPA implementado, foi possível identificar imediatamente a operação em modo *Doherty* através da característica de rendimento, cumprindo assim um dos principais objetivos deste trabalho. Contudo, verificou-se também uma degradação significativa dos fatores de mérito face ao simulado, com uma potência de saída de 57.7dBm, rendimento de 30% à potência de *back-off* e uma quebra de 3dB no ganho de transdução. As fontes de erro relevantes nesta implementação foram identificadas como sendo o inadequado tipo de montagem da PCB e transístores na estrutura de suporte para o nível de potência e banda de frequências de operação, e a imprecisão do modelo de simulação face ao indicado na ficha técnica.

Concluiu-se, assim, o breve estudo do DhPA delineado para este trabalho, que me permitiu alargar o conhecimento acerca da importância e desafios colocados aos transmissores RF da atualidade e, em particular, as consequências para o projeto de PAs de elevado rendimento e potência.

B. Trabalho Futuro

Identificou-se neste trabalho uma fragilidade na implementação de amplificadores de elevada potência. Especificamente, verificou-se uma forte dependência entre o desempenho dos amplificadores implementados e o método de montagem do dispositivo na estrutura de suporte ao PA, isto é, a condutividade termoelétrica entre o dispositivo e o dissipador ativo. Além do menor tempo médio de vida que o maior aquecimento provoca no dispositivo, existe também uma significativa alteração do desempenho do PA. Portanto, como futura forma de estudar e minimizar este efeito, poder-se-á optar por criar uma nova estrutura de suporte ao dispositivo e à PCB que permita soldar o transístor, em oposição ao método compressão que foi utilizado neste trabalho, proporcionando assim uma melhoria significativa do contacto termoelétrico entre ambos.

Finalmente, seria também interessante, e uma vez que a atual implementação o permite, proceder ao ajuste dos componentes discretos das malhas de adaptação e das linhas de transmissão de *offset* presentes no DhPA, com o intuito de aprofundar o conhecimento no ajuste deste tipo de amplificadores e otimizar o desempenho obtido com a atual implementação.

Bibliografia

- [1] ROGERS Corporation, “Material Selection Criteria For PA and Antenna,” 2014. [Online]. Available: http://www.smta.org/chapters/files/SMTA_{_}India_{_}02_{_}Material_{_}Selection_{_}for_{_}PA_{_}and_{_}Antenna.pdf
- [2] L. Liu, S. Men, M. Liu, and B. Zhou, “An energy saving solution for wireless communication equipment,” in *Telecommunications Energy Conference (INTELEC), 2014 IEEE 36th International*, 2014, pp. 1–3.
- [3] J. C. Pedro and N. B. Carvalho, *Intermodulation Distortion in Microwave and Wireless Circuits*. Boston, U.S.A.: Artech House, 2003.
- [4] J. P. Aikio and T. Rahkonen, “A Comprehensive Analysis of AM-AM and AM-PM Conversion in an LDMOS RF Power Amplifier,” *Microwave Theory and Techniques, IEEE Transactions on*, vol. 57, no. 2, pp. 262–270, 2009.
- [5] L. C. Nunes, P. M. Cabral, and J. C. Pedro, “AM/AM and AM/PM distortion generation mechanisms in Si LDMOS and GaN HEMT based RF power amplifiers,” *IEEE Transactions on Microwave Theory and Techniques*, vol. 62, no. 4, pp. 799–809, 2014.
- [6] S. C. Cripps, *RF Power Amplifiers for Wireless Communications*, 2nd ed. Boston-London: Artech House, Inc., 2006.
- [7] G. Gonzalez, *Microwave Transistor Amplifiers: Analysis and Design*, 2nd ed., E. Svendsen, R. Kernan, and K. Cassino, Eds. Upper Saddle River, New Jersey: Prentice-Hall, 1996.
- [8] I. J. Bahl, *Fundamentals of RF and Microwave Transistor Amplifiers*, 2008.
- [9] W. Doherty, “A New High Efficiency Power Amplifier for Modulated Waves,” pp. 1163–1182, 1936.
- [10] L. Kahn, “Single-Sideband Transmission by Envelope Elimination and Restoration,” *Proceedings of the IRE*, vol. 40, no. 7, 1952.
- [11] J. Moon, J. Lee, J. Son, J. Kim, S. Jee, S. Kim, and B. Kim, “Effects of even-order terms on behavior model of envelope tracking transmitters,” in *Microwave Integrated Circuits Conference (EuMIC), 2011 European*, 2011, pp. 632–635.
- [12] V. Camarchia, S. Member, M. Pirola, and R. Quaglia, “The Doherty Power Amplifier: Review of Recent Solutions and Trends,” vol. 63, no. 2, pp. 559–571, 2015.

- [13] N. Srirattana, A. Raghavan, D. Heo, P. E. Allen, and J. Laskar, "Analysis and design of a high-efficiency multistage Doherty power amplifier for wireless communications," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 53, no. 3, pp. 852–860, 2005.
- [14] S. Theeuwens and J. H. Qureshi, "LDMOS Technology for RF Power Amplifiers," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 60, no. 6, pp. 1755–1763, 2012.
- [15] A. Barthwal, K. Rawat, and S. Koul, "Bandwidth Enhancement of Three-Stage Doherty Power Amplifier Using Symmetric Devices," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 63, no. 8, pp. 2399–2410, 2015.
- [16] Freescale Semiconductor, "MRF8S18120HR3 - RF Power Field Effect Transistors," p. 14, 2010. [Online]. Available: http://cache.freescale.com/files/rf/_if/doc/data/_sheet/MRF8S18120H.pdf?pspll=1
- [17] ARLON - Microwave Materials, "High Frequency, Low Loss Thermoset Laminates and Prepreg for Double Sided, Multilayer and Mixed Dielectric Printed Circuit Boards." [Online]. Available: <https://imageserv11.team-logic.com/mediaLibrary/303/25N25FR.pdf>
- [18] American Technical Ceramics, "ATC 800A Series NPO Ceramic, High RF Power Ultra-Low ESR Multilayer Capacitors." [Online]. Available: <http://atceramics.com/UserFiles/800a.pdf>
- [19] Freescale Semiconductor, "AFT18S230SR3 - RF Power LDMOS Transistor," 2013. [Online]. Available: http://cache.freescale.com/files/rf/_if/doc/data/_sheet/AFT18S230S.pdf
- [20] R. Zeng, T. Cao, Y. Liu, and J. Zhou, "A novel design technique of Doherty power amplifier," *2011 China-Japan Joint Microwave Conference*, pp. 1–3, 2011.
- [21] L. Pelletier, "The Most Common High Power RF Design Error," 2010. [Online]. Available: <http://mwexpert.typepad.com/freescale/>
- [22] Freescale Semiconductor, "Solder Reflow Attach Method for High Power RF Devices in Air Cavity Packages," 2011. [Online]. Available: http://www.freescale.com/files/rf/_if/doc/app/_note/AN1908.pdf

Apêndice A

Informação Técnica do Dispositivo MRF8S18120HR3

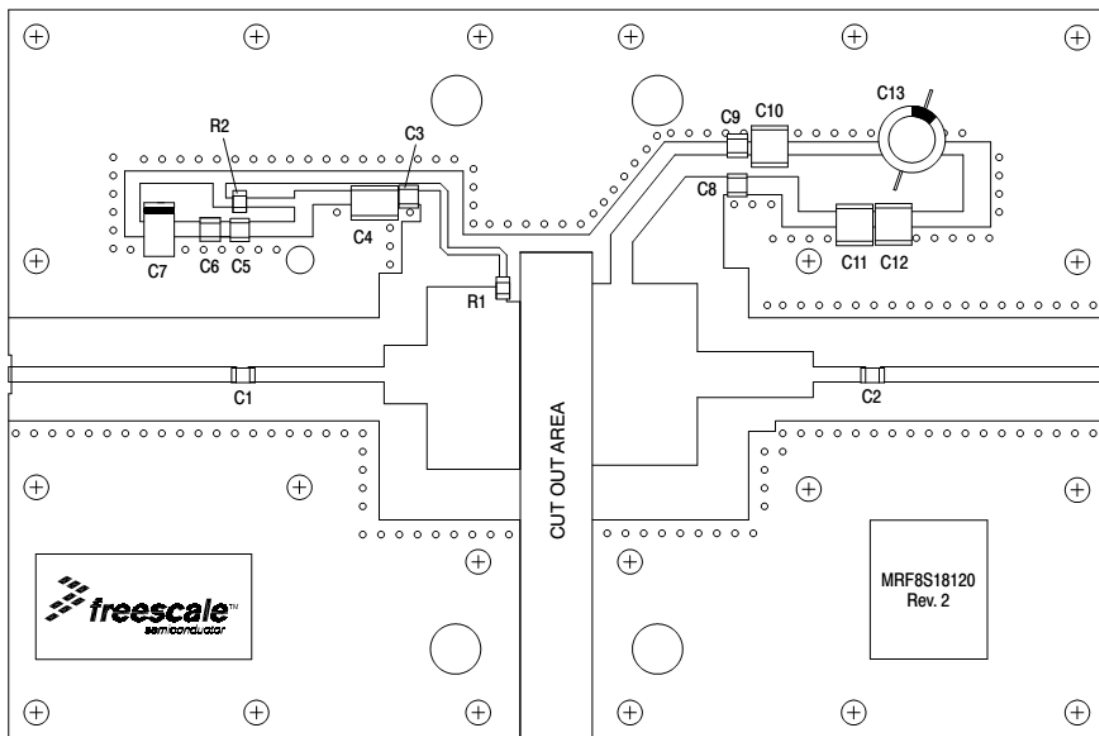


Figura A.1: Layout do circuito impresso de teste, fornecido pelo fabricante na ficha técnica do dispositivo MRF8S18120HR3.

Part	Description	Part Number	Manufacturer
C1, C2	12 pF Chip Capacitors	ATC100B120JT500XT	ATC
C3, C8	9.1 pF Chip Capacitors	ATC100B9R1CT500XT	ATC
C4	10 nF Chip Capacitor	C1825C103K1GAC-TU	Kemet
C5	8.2 pF Chip Capacitor	ATC100B8R2CT500XT	ATC
C6, C9	2.2 μ F, 100 V Chip Capacitors	C3225X7R2A225KT	TDK
C7	47 μ F, 16 V Tantalum Capacitor	T491D476K016AT	Kemet
C10, C11, C12	10 μ F, 50 V Chip Capacitors	GRM55DR61H106KA88L	Murata
C13	330 μ F, 63 V Electrolytic Capacitor	MCRH63V337M13X21-RH	Multicomp
R1	10 Ω , 1/4 W Chip Resistor	CRCW120610R0JNEA	Vishay
R2	4.75 Ω , 1/4 W Chip Resistor	CRCW12064R75FNEA	Vishay
PCB	0.030", $\epsilon_r = 2.55$	250GX-0300-55-22	Arlon

Figura A.2: Designação e valor dos componentes constituintes do circuito impresso de teste, fornecido pelo fabricante na ficha técnica do dispositivo MRF8S18120HR3.